

DIALOG(R)File 352:Derwent WPI

(c) 2005 Thomson Derwent. All rts. reserv.

014128200 ****Image available****

WPI Acc No: 2001-612410/200171

XRAM Acc No: C01-183114

XRPX Acc No: N01-457183

Semiconductor device e.g. electroluminescence display device for video camera, has light emitting elements formed on insulative film to emit light through plastic substrate

Patent Assignee: SEMICONDUCTOR ENERGY LAB (SEME); YAMAZAKI S (YAMA-I)

Inventor: YAMAZAKI S

Number of Countries: 031 Number of Patents: 008

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
EP 1122794	A2	20010808	EP 2001102321	A	20010201	200171 B
US 20010040645	A1	20011115	US 2001774388	A	20010130	200172
JP 2001290439	A	20011019	JP 200123509	A	20010131	200201
CN 1312590	A	20010912	CN 2001116881	A	20010201	200202
KR 2001078229	A	20010820	KR 20014782	A	20010201	200212
TW 494447	A	20020711	TW 2001101056	A	20010117	200328
US 6781152	B2	20040824	US 2001774388	A	20010130	200457
US 20050017255	A1	20050127	US 2001774388	A	20010130	200509
			US 2004922914	A	20040823	

Priority Applications (No Type Date): JP 200024540 A 20000201

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
-----------	------	--------	----------	--------------

EP 1122794	A2 E	40	H01L-027/15	
------------	------	----	-------------	--

Designated States (Regional): AL AT BE CH CY DE DK ES FI FR GB GR IE IT

LI LT LU LV MC MK NL PT RO SE SI TR

US 20010040645	A1		G02F-001/136	
----------------	----	--	--------------	--

JP 2001290439	A	24	G09F-009/30	
---------------	---	----	-------------	--

CN 1312590	A		H01L-027/15	
------------	---	--	-------------	--

KR 2001078229	A		G02F-001/136	
---------------	---	--	--------------	--

TW 494447	A		H01L-021/00	
-----------	---	--	-------------	--

US 6781152 B2 H01L-029/04

US 20050017255 A1 H01L-031/12 Div ex application US 2001774388

Div ex patent US 6781152

Abstract (Basic): EP 1122794 A2

NOVELTY - The device includes a plastic substrate (11) comprising an organic material, on which an adhesive film (58) is formed. An insulating film is formed on the adhesive film. The light emitting elements formed on insulating film emit light through the plastic substrate.

DETAILED DESCRIPTION - The adhesive film on the substrate comprises a material selected from a group consisting of polyimide, acrylic and epoxy resin. The device further includes driver circuits comprising thin film transistors (TFTs) formed on insulating film such that the insulating film covering color filters (57), is aligned with light emitting elements, and is planarized. A black mask is provided together with color filters and the red color filters are provided at positions aligned with channel forming regions of TFTs. A fixing substrate (56) is provided over light emitting elements so as to face the substrate (11). Alternatively the semiconductor device comprises a liquid crystal material retained between pair of plastic substrates comprising organic material such that one of the substrates comprises TFTs. Color filters provided between the substrate comprising TFTs and TFTs are aligned with channel forming regions (17a,17b,29,38,42) of TFTs.

An **INDEPENDENT CLAIM** is also included for semiconductor device manufacturing method which involves forming an insulating film on a silicon film formed on a primary substrate. Light emitting elements are formed on the insulating film and a fixing substrate (56) is attached on light emitting elements using an adhesive layer (55). The silicon film is exposed to a gas containing halogen fluoride so as to remove the separating layer from the primary substrate. The insulating film is attached to a secondary substrate (11) provided with color filters, through an adhesive layer (58). Alternatively the semiconductor device manufacture method involves forming a red color filter, gate insulating film (18) and gate electrodes (19a,19b,30,39,43) on an insulating film formed on silicon film. An interlayer insulating film (20) is formed so

as to cover the gate electrodes. Wiring and pixel electrodes are formed on the interlayer insulating film. A fixing substrate (56) provided with opposing protective electrode (53) is attached on primary substrate using a sealant and a liquid crystal is injected between the pixel and opposing electrodes (49,53). The silicon film is removed from the primary substrate by exposing the silicon film to gas containing halogen fluoride. The secondary substrate (11) is attached to insulating film using the adhesive layer (58).

USE - Semiconductor device e.g. electroluminescence (EL) display device, liquid crystal display device, electrochromics (EC) display device, field emission display (FED) used in electronic equipment such as video camera, digital camera, goggle type display, projectors, car navigation system, car stereo, personal computers, personal digital assistants, portable information terminals such as mobile computer, portable telephones and electronic notebook.

ADVANTAGE - By utilizing a plastic substrate, the performance of the electric device is improved and also TFTs are provided with satisfactory characteristics on the plastic substrate and the weight of the EL display device is reduced. By forming the color filter below the gate electrodes of the TFTs, the device is protected from deterioration due to light. By forming a protective insulating film, the contamination due to impurities included in the color filters is prevented.

DESCRIPTION OF DRAWING(S) - The figure shows the EL display device.

Plastic substrate (11)
Regions (17a,17b,29,38,42)
Gate insulating film (18)
Gate electrodes (19a,19b,30,39,43)
Interlayer insulating film (20)
Pixel electrode (49)
Opposing electrode (53)
Adhesive layer (55)
Fixing substrate (56)
Color filters (57)
Adhesive film (58)

pp; 40 DwgNo 1/22

Title Terms: SEMICONDUCTOR; DEVICE; ELECTROLUMINESCENT; DISPLAY;
DEVICE;

VIDEO; CAMERA; LIGHT; EMIT; ELEMENT; FORMING; INSULATE; FILM; EMIT;
LIGHT

; THROUGH; PLASTIC; SUBSTRATE

Derwent Class: A85; L03; P81; U14

International Patent Class (Main): G02F-001/136; G09F-009/30; H01L-021/00;
H01L-027/15; H01L-029/04; H01L-031/12

International Patent Class (Additional): G02F-001/133; G02F-001/13357;
G02F-001/1339; G02F-001/1368; G09F-009/00; H01L-021/336; H01L-027/00;
H01L-029/786; H01L-031/036; H01L-031/0376; H01L-031/153; H01L-031/20;
H01L-033/00; H05B-033/00; H05B-033/10; H05B-033/12; H05B-033/14;
H05B-033/22

File Segment: CPI; EPI; EngPI

?

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H01L 27/15

[12] 发明专利申请公开说明书

H01L 31/12 G02F 1/136

H05B 33/00 H01L 21/00

[21] 申请号 01116881.1

[43] 公开日 2001 年 9 月 12 日

[11] 公开号 CN 1312590A

[22] 申请日 2001.2.1 [21] 申请号 01116881.1

[30] 优先权

[32] 2000.2.1 [33] JP [31] 24540/2000

[71] 申请人 株式会社半导体能源研究所

地址 日本神奈川县

[72] 发明人 山崎舜平

[74] 专利代理机构 中国专利代理(香港)有限公司

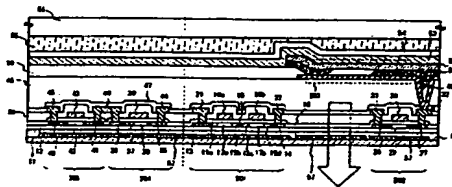
代理人 罗 朋 梁 永

权利要求书 3 页 说明书 23 页 附图页数 22 页

[54] 发明名称 半导体器件及其制造方法

[57] 摘要

提供利用塑料支撑件(包括塑料膜和塑料基板)制造高性能电器件的技术。本发明的特征在于,在具有比塑料和两者间的底层膜更好的耐热性带有分离层的基板上,形成了发光器件需要的元件后,利用室温下的工艺,从具有更好耐热性的基板上将元件和底层膜转移到其上具有塑料滤色器的支撑件上。利用粘附层,将滤色器附着到元件的底层膜上。



ISSN 1008-4274

权 利 要 求 书

1. 一种半导体器件, 包括:
基板上的粘附层;
- 5 所说粘附层上的绝缘膜; 及
 所说绝缘膜上的发光元件;
 其中从所说发光元件发射的光通过所说基板发射。
2. 根据权利要求 1 的器件, 其中所说基板是包括有机材料的塑料基板。
3. 根据权利要求 1 的器件, 其中所说半导体器件还包括所说绝缘膜上的驱动
- 10 电路, 所说发光元件和所说驱动电路包括 TFT。
4. 根据权利要求 1 的器件, 其中所说基板上在与所说发光元件对准的位置设置
 有滤色器。
5. 根据权利要求 4 的器件, 其中所说绝缘膜覆盖所说滤色器, 并被平面化。
6. 根据权利要求 4 的器件, 其中所说滤色器的红色滤色器设置在至少与所说
- 15 TFT 的沟道形成区对准的位置。
7. 根据权利要求 1 的器件, 其中所说粘附层包括选自聚酰亚胺、丙烯酸和环
 氧树脂构成的组中的材料。
8. 根据权利要求 1 的器件, 其中在所说发光元件上、面对所说基板设置有固
 定基板。
- 20 9. 根据权利要求 4 的器件, 还包括与所说滤色器一起的黑掩模。
10. 根据权利要求 1 的器件, 其中所说半导体器件选自由视频摄像机、数字
 摄像机、护目镜式显示器、汽车导航系统、个人电脑和个人数字辅助系统。
11. 一种半导体器件, 包括:
 包括有机材料并具有设置于其上的 TFT 的第一基板;
- 25 第二基板; 及
 夹在所说第一和第二基板间的液晶材料,
 其中在所说第一基板和所说 TFT 之间设置有滤色器。
12. 根据权利要求 11 的器件, 其中包括有机材料的所说第一基板是塑料基板。
13. 根据权利要求 11 的器件, 还包括覆盖所说滤色器并被平面化的绝缘膜。
- 30 14. 根据权利要求 11 的器件, 其中在与所说 TFT 的至少沟道形成区对准的位

置设置所说滤色器。

15. 根据权利要求 11 的器件, 还包括与所说滤色器一起的黑掩模。

16. 根据权利要求 11 的器件, 其中所说半导体器件选自由视频摄像机、数字摄像机、护目镜式显示器、汽车导航系统、个人电脑和个人数字辅助系统。

5 17. 一种半导体器件, 包括:

设置在基板上的滤色器;

所说基板和所说滤色器上的粘附层;

所说粘附层上的绝缘膜; 及

所说绝缘膜上的发光元件,

10 其中所说发光元件发射的光通过所说基板发射, 及

其中所说基板是包括有机材料的塑料基板。

18. 根据权利要求 17 的器件, 其中所说半导体器件还包括所说绝缘膜上的驱动电路, 所说发光元件和所说驱动电路包括 TFT。

19. 根据权利要求 17 的器件, 其中在与所说发光元件对准的位置。

15 20. 根据权利要求 17 的器件, 其中在与所说 TFT 的至少沟道形成区对准的位置, 设置有所说滤色器的红色滤色器。

21. 根据权利要求 17 的器件, 其中所说粘附层包括选自由聚酰亚胺、丙烯酸和环氧树脂构成的组中的材料。

20 22. 根据权利要求 17 的器件, 其中所说在所说发光元件上、面对所说基板, 设置固定基板。

23. 根据权利要求 17 的器件, 还包括与所说滤色器一起的黑掩模。

24. 根据权利要求 17 的器件, 其中所说半导体器件选自由视频摄像机、数字摄像机、护目镜式显示器、汽车导航系统、个人电脑和个人数字辅助系统。

25. 一种制造半导体器件的方法, 包括以下步骤:

25 在第一基板上形成分离层;

在所说分离层上形成绝缘膜;

在所说绝缘膜上形成发光元件;

利用第一粘附层将固定基板附着到所说发光元件上;

30 通过将所说分离层暴露于含卤素的氟化物气体中, 去除所说分离层, 从而分离所说第一基板; 及

利用第二粘附层，将第二基板附着到所说绝缘膜上，
其中所说第二基板具有设置于其上的滤色器。

26. 根据权利要求 25 的方法，其中所说第一粘附层包括选自聚酰亚胺、丙烯酸和环氧树脂构成的组中的材料。

5 27. 根据权利要求 25 的方法，其中所说第二粘附层包括选自聚酰亚胺、丙烯酸和环氧树脂构成的组中的材料。

28. 根据权利要求 25 的方法，其中所说第二基板是塑料板。

29. 根据权利要求 25 的方法，其中所说分离层是包括硅的膜。

30. 一种制造半导体器件的方法，包括以下步骤：

10 在第一基板上形成分离层；

在所说分离层上形成绝缘膜；

在所说绝缘膜上形成有源层、栅绝膜和栅极；

形成第一层间绝缘膜，覆盖所说栅极；

在所说第一层间绝缘膜上形成布线和像素电极；

15 利用密封剂，在所说第一基板上附着设有对电极的固定基板；

在所说像素电极和所说对电极间注入液晶；

通过将所说分离层暴露于含卤素的氟化物的气体，去除所说分离层，以分离
所说第一基板；及

利用粘附层，在所说绝缘膜上附着第二基板，

20 其中所说第二基板具有设于其上的滤色器。

31. 根据权利要求 30 的方法，其中所说粘附层包括选自聚酰亚胺、丙烯酸和环氧树脂构成的组中的材料。

32. 根据权利要求 30 的方法，其中从所说第二基板侧看，所说滤色器与所说有源层对准。

25 33. 根据权利要求 30 的方法，其中与所说有源层对准的所说滤色器是红色滤色器。

34. 根据权利要求 30 的方法，其中所说第二基板是塑料基板。

35. 根据权利要求 30 的方法，其中所说固定基板是透光基板。

36. 根据权利要求 30 的方法，其中所说分离层是包括硅的膜。

说明书

半导体器件及其制造方法

5 本发明涉及一种半导体器件及其制造方法，所说半导体器件包括具有发光材料夹在两电极间的元件（此后称为发光元件）的器件（此后称为发光器件），或具有液晶夹在两电极间的元件（此后称作液晶元件）的器件（此后称为液晶显示器件或液晶组件）。例如，本发明涉及一种以液晶显示器件和发光器件为代表的电器件，及具有安装于其上作为元件的此类电器件（电子器件）的电子设备（电子装置）。

10 应注意，关于这里所用的术语“半导体器件”是指可利用半导体特性工作的任何器件，包括电器件、半导体电路和电子设备。

最近，人们的注意力集中到利用形成于具有绝缘表面的衬底上的半导体薄膜（厚几到几百纳米）的薄膜晶体管（此后称作 TFT）。薄膜晶体管已广泛应用于如 IC 和电器件等电子器件。具体说，为了实际应用，人们正积极地开发用作液晶显示器件和
15 发光器件的开关元件的薄膜晶体管。

另外，近年来重量较轻的趋势促使人们致力于在柔性塑料薄膜上形成发光元件或 TFT。然而，目前的情况是仍然未制造出与形成于玻璃基板上的元件相比令人满意的 TFT。

采用使用电致发光材料（此后称为 EL 材料）的发光元件（此后称为 EL 元件）的
20 发光器件（也叫作发光二极管或电致发光（EL）器件，此后称为 EL 显示器件或 EL 组件）有所发展。EL 显示器件构成为包括 EL 材料夹在阳极和阴极间的 EL 元件。通过在阳极和阴极间加电压，可以使电流通过 EL 材料，使载流子复合，并发光。由于 EL 显示器件中的发光元件自身具有以此方式发光的能力，所以不需要液晶显示器件中所用的背光。此外，EL 显示器件具有很宽的视角，重量轻，并具有低功耗。

25 使 EL 显示器件能够进行彩色显示的方法有：发射红、绿和蓝光的 EL 元件按矩阵形式排列的方法；发射白光的 EL 元件与滤色器一起使用的方法。

在采用发射红、绿和蓝光的 EL 元件的 EL 显示器件中，由于采用不同 EL 材料形成发射各色光的 EL 元件，元件特性各不相同，难以实现均匀的显示。

在发射白光的 EL 元件与滤色器一起使用的彩色 EL 显示器件中，在对应于各像素
30 的位置处形成 R（红）、G（绿）和 B（蓝）滤色器，从而改变将从各像素取出的光的颜色。应注意，对应于各像素的位置是指与像素电极对准的位置。除对应于像素的

间隙的位置外，滤色器具有所提供的 R（红）、G（绿）和 B（蓝）着色层和颜色屏蔽掩模。通过使光透过滤色器，可以取出红、绿和蓝光。滤色器的光屏蔽掩模一般包括含黑染料的金属膜或有机膜。

在液晶显示器件中，采用非晶硅或多晶硅半导体的 TFT 按矩阵形式排列。液晶材料夹在元件基板和相对基板间，所说元件基板上形成有像素电极、源线和与各 TFT 相连的栅线，相对基板上具有设置成面对元件基板的对电极。用于彩色显示器的滤色器形成于相对基板上。原则上说，这种液晶显示器件与上述采用滤色器的 EL 显示器件类似。而且，在元件基板和相对元件的每一个上设置有作为光栏的偏振板，以显示图像。

另外，采用金属膜作光屏蔽掩模的液晶器件具有由于形成于金属膜和其它布线间的寄生电容而容易发生信号延迟的问题。采用有机膜绝缘光屏蔽掩模与其它布线的液晶显示器件具有制造工艺步骤数增加的问题。

本发明的目的是提供一种采用塑料支撑件（包括塑料膜和塑料基板）制造高性能电器件的技术。

本发明的特征在于，在与塑料相比具有较好耐热性的基板（玻璃基板、石英基板、硅基板、金属基板或陶瓷基板）上形成了必要的元件后，通过室温下的处理将各元件转移到塑料支撑件上。

应注意，在有源矩阵电器件的情况下，上述必要元件是指用作像素的开关元件的半导体元件（一般为 TFT）、MIM 元件和发光元件。

关于塑料支撑件，可以用 PES（聚乙烯亚硫酸酯）、PC（聚碳酸酯）、PET（聚对苯二甲酸乙二酯）或 PEN（聚乙烯萘酸酯（polyethylene naphthalate））。

根据本发明的一个方面，一种包括基板上的粘附层、粘附层上的绝缘膜和绝缘膜上的发光元件的半导体器件，其特征在于，从发光元件发射的光通过基板发射。

在这种半导体器件中，基板是包括有机材料的塑料基板。另外，半导体器件还包括绝缘膜上的驱动电路，发光元件和驱动电路包括 TFT。

另外，这种半导体器件中，滤色器设置在基板上与发光元件对准的位置。应注意，这里的滤色器是指一种构图的着色层（单色）。另外，该半导体器件的特征在于，所说绝缘膜覆盖滤色器，并被平面化。而且，该半导体器件的特征还在于，滤色器中的红色滤色器设置在至少与 TFT 的沟道形成区对准的位置处。

另外，该半导体器件中，固定基板设置在发光元件上，使之面对该基板。

根据本发明的另一方面，一种半导体器件，具有包括有机材料和设置于其上的 TFT

的第一基板、第二基板和保持在第一和第二基板间的液晶材料，其特征在于，滤色器设置在第一基板和 TFT 之间。

该半导体器件中，包括有机材料的第一基板是塑料基板。另外，该半导体器件的特征在于，还包括覆盖滤色器并被平面化的绝缘膜。另外，半导体器件的特征在于，
5 滤色器设置在至少与 TFT 的沟道形成区对准的位置。另外，半导体器件的特征在于，还包括与所说滤色器一起的黑掩模。

根据本发明再一方案，一种制造半导体器件的方法包括以下步骤：在第一基板上形成分离层；在分离层上形成绝缘膜；在绝缘膜上形成发光元件；利用第一粘附层，将固定基板附着到发光元件上；通过将分离层暴露于含卤素的氟化物的气体中，去掉
10 分离层，从而分离第一基板；利用第二粘附层将第二基板附着到所说绝缘膜上，其特征在于，第二基板具有设于其上的滤色器。

制造半导体器件的方法的特征在于，第二基板是塑料基板。另外，该方法的特征在于分离层是包括硅的膜。

另外，该方法的特征在于，从第二基板侧看时，滤色器与有源层对准。另外，该
15 方法的特征在于，与有源层对准的滤色器是红色滤色器。

根据本发明再一方案，一种制造半导体器件的方法包括以下步骤：在第一基板上形成分离层；在分离层上形成绝缘膜；在绝缘膜上形成有源层、栅绝缘膜和栅极；形成第一层间绝缘膜，覆盖栅极；在第一层间绝缘膜上形成布线和像素电极；利用密封剂，将其上具有相对电极的固定基板附着到第一基板上；在像素电极和对电极之间注
20 入液晶；通过将分离层暴露于含卤素的氟化物的气体中，去掉分离层，从而分离第一基板；利用粘附层将第二基板附着到所说绝缘膜上，其特征在于，第二基板具有设于其上的滤色器。

另外，该方法的特征在于，从第二基板侧看时，滤色器与有源层对准。另外，该方法的特征在于，与有源层对准的滤色器是红色滤色器。

25 该方法的特征在于，第二基板是塑料基板。另外，该方法的特征在于固定基板是透光基板。

另外，该方法的特征在于，分离层是包括硅的膜。

去除分离层从而分离第一基板的步骤可以利用常规方法实施，例如，可以用硅作分离层，并可以通过辐射激光束实施分离。

30 各附图中：

图 1 展示了根据本发明的 EL 显示器件；

图2展示了各像素中光发射的方向;

图3是根据本发明的EL显示器件的平面图;

图4展示了实施例1的EL显示器件的制造工艺;

图5展示了实施例1的EL显示器件的制造工艺;

5 图6展示了实施例1的EL显示器件的制造工艺;

图7展示了实施例1的EL显示器件的制造工艺;

图8展示了实施例2的EL显示器件的制造工艺;

图9展示了实施例2的EL显示器件的制造工艺;

图10展示了根据本发明的EL显示器件的端子部分;

10 图11展示了根据本发明的EL显示器件的外观;

图12是有源矩阵液晶显示器件的结构剖面图;

图13是所说液晶显示器件的像素部分的结构剖面图;

图14展示了滤色器的像素排列的一个例子;

图15展示了滤色器的像素排列的另一个例子;

15 图16展示了根据本发明的显示器件的制造工艺;

图17展示了根据本发明的显示器件的制造工艺;

图18展示了根据本发明的显示器件的制造工艺;

图19示出了根据本发明的有源矩阵型液晶显示器件的外观;

图20展示了关于非单晶硅膜的吸收比;

20 图21展示了各种电子设备的例子; 及

图22展示了各种电子设备的另外一些例子。

下面介绍根据本发明的实施模式

(实施模式1)

图1示出了根据本发明的EL显示器件。

25 底层膜12利用第二粘附层58附着在塑料基板(第二基板)11上。构成像素部分的开关TFT 201和电流控制TFT 202,及构成驱动电路的P沟道TFT 205和n沟道TFT 204提供在底层膜12上。应注意,各TFT包括各TFT的有源层(包括沟道形成区17 a, 17 b、29, 38和42,源区13, 26, 35和40,漏区14, 27, 36和41, LDD区15 a, 15 b, 15 c, 15 d和37),覆盖有源层的栅绝缘膜18,通过栅绝缘膜与沟道形成区对
30 准的栅极19 a, 19 b, 30, 39和43;覆盖栅极的第一层间绝缘膜20,位于第一层间绝缘膜20上,并到达有源层的源布线21, 31, 44和45及漏布线22, 32和46,覆盖

源布线和漏布线的第一钝化膜 47, 覆盖第一钝化膜 47 的第二层绝缘膜 48。应注意, 在控制电流的 TFT 202 中, 像素电极 (阳极) 49 位于第二层绝缘膜 48 上, 并到达漏布线 32, EL 层 51 位于像素电极 49 上, 阴极 52 位于 EL 层 51 上, 保护电极 53 位于阴极 52 上。

- 5 另外, 提供第一粘附层 55, 以便将覆盖保护电极 53 的第二钝化膜 54 附着到固定基板 56 上。固定基板 56 用于在各部件从所说基板上分离时固定各部件, 可以是玻璃基板, 石英基板, 陶瓷基板, 硅基板或塑料基板。

图 1 所示的 EL 显示器件的光发射为图 1 中的箭头所示方向。所发光穿过滤色器 57 和第二基板 11 发射。

- 10 本发明的一个特征是滤色器 57 设置在第二基板 11 的附着表面侧。另外, 如图 3 所示, 本发明的另一特征在于, 滤色器 57 设置在第二基板 11 上, 作为驱动电路部分 (栅线侧驱动电路 303 和源线侧驱动电路 304) 和像素部分 302 的 TFT 元件的光屏蔽膜。另外, 图 2 示出了分别对应于像素部分 (R) 301、像素部分 (G) 302 和像素部分 (B) 303 的滤色器 304-308 的排列方式的例子。具体说, 在各滤色器用作光屏蔽膜时, 由于穿过的光的波长短, 几乎不影响非单晶硅膜, 所以红色滤色器是有效的。作为参考, 图 20 示出了相对于 55 纳米厚的非单晶硅膜的吸收比与辐射光的波长间的关系。

根据本发明, 为了保护器件不因为光而退化, 在 TFT 的栅极下即沟道形成区之下形成滤色器 (R)。

- 20 另外, 相对于滤色器的设置, 可以采用作为最简单方式的条形图形、倾斜镶嵌图案设置、三角形镶嵌图案设置、RGBG 四像素设置、RGBW 四像素设置等。

- 注意, 可以形成保护绝缘膜, 以保护塑料基板上的滤色器。保护绝缘膜在防止由于滤色器中所含杂质的污染方面起着重要作用。通过形成保护绝缘膜, 可以保护易于退化的滤色器。此外, 可以改善热阻。另外, 可以形成用于平面化并覆盖滤色器的绝缘膜。此外, 可与滤色器一起形成黑底。

- 根据本发明, 制造半导体器件的方法的特征在于, TFT 元件形成于包括硅膜 (包括硅锗膜) 的分离层 (厚 100-500 纳米), 在最后工艺中, 利用含卤素的氟化物的气体去除分离层。结果, 各元件从基板上分离, 从而以后可以将各元件附着于塑料基板上。由于用卤素的氟化物的硅膜的腐蚀容易在室温下进行, 所以甚至在具有低热阻的发光元件形成后, 也可以没有问题地进行腐蚀。

卤素的氟化物是表示为 XF_n 的材料 (X 是除氟外的卤素, n 是整数), 包括氯的

氟化物 (CIF)、氯的三氟化物 (CIF₃)、溴的氟化物 (BrF)、溴的三氟化物 (BrF₃)、碘的氟化物 (IF)、和碘的三氟化物 (IF₃)。硅膜可以是结晶硅膜或非晶硅膜。由于硅膜和硅氧化膜间卤素的氟化物的选择比大, 所以可以选择性腐蚀硅。

5 应注意, 尽管如上所述可以通过将硅膜暴露于卤素的氟化物中, 简单地腐蚀硅膜, 但如果处于等离子状态, 本发明也可以采用其它氟化物 (四氟化碳 (CF₄) 或三氟化氮)。

另外, TFT 元件可以通过在 TFT 元件上施加物理作用 (光、热等)、化学作用 (与化学试剂反应等) 或机械作用 (张力、振动等) 或这些作用的组合作用分离。

10 于是便可以提供具有在塑料基板上的满意特性的 TFT, 并使 EL 显示器件重量轻。另外, 组装变得更容易。

(实施模式 2)

图 12 示出了根据本发明的液晶显示器件。

15 滤色器 1106 设置在第二基板 (塑料基板) 1108 上。滤色器 1106 利用第一粘附层 1107 附着到 TFT 元件的下层膜。应注意, 在红、蓝和绿像素中, 这里示出了红色像素部分。另外, 对电极 1002 和取向层 1003 设置在固定基板 1001 上。应注意, 固定基板是透光基板。TFT 元件利用未示出的密封剂附着到固定基板上。液晶 1004 夹在像素部分的像素电极和相对基板 1002 之间。

20 图 12 中, 主要的特征点是各基板以内部设有滤色器的表面彼此附着在一起。另外, 滤色器如图 14 或 15 那样排列。在以此方式设置滤色器作为驱动电路和像素部分中 TFT 元件的光屏蔽膜时, 由于透过的光的波长短, 且对非单晶硅膜几乎没有影响, 所以红色滤色器是有效的。另外, 由于由滤色器构成的光屏蔽膜与 TFT 的半导体膜间的距离短, 所以可以进行有效地光屏蔽。

于是便可以提供具有在塑料基板上的满意特性的 TFT, 并使 EL 显示器件重量轻。另外, 组装变得更容易。

25 下面结合实施例进一步详细介绍上述构成的本发明。

(实施例 1)

下面结合图 4—7 介绍根据本发明的实施例。这里, 介绍一种同时也在第一基板 500 形成像素部分的 TFT 和设置在像素部分外围上的驱动电路部分的 TFT 的方法。应注意, 为简单起见, 关于驱动电路, 示出了作为基本单元的 CMOS 电路。

30 图 4A 中, 包括厚 100—500nm (本实施例中为 300nm) 的非晶硅膜的分离 501a 形成于其上形成元件的基板 500 上 (此后称之为元件形成基板)。尽管本实施例中

采用玻璃基板作元件形成基板（第一基板）500，但也可以采用石英基板、硅基板、金属基板或陶瓷基板。应注意，具有形成于其上作为一个整体的半导体元件或发光元件的基板，本申请中称为元件形成基板。

5 分离层 501a 可由低压热 CVD、等离子体 CVD、溅射或淀积等形成。包括厚 200nm 的氧化硅膜的绝缘膜 501b 形成于分离层 501a 上。绝缘膜 501b 由低压热 CVD、等离子体 CVD、溅射或淀积法形成。

然后，利用已知膜形成方法，在绝缘膜 501b 上形成厚 50nm 的非晶硅膜 502。应注意，该膜不限于非晶硅膜，可以是包括非晶结构的半导体膜（包括微晶半导体膜）。另外，该膜可以是包括例如非晶硅锗膜等非晶结构的化合物半导体膜。

10 此时至图 4C 所示的工艺步骤完全与本申请人申请的日本专利申请公开号平 10—247735 中所公开的相同。日本专利申请公开号平 10—247735 公开了关于利用作为催化剂的 Ni 等元素结晶半导体膜的方法的技术。

首先，形成具有开口 503a 和 503b 的保护膜 504。在本实施例中，采用厚 150nm 的氧化硅膜。然后，利用旋涂法，在保护膜 504 上形成含镍（Ni）的层 505（含镍层 15 505）。参见关于形成含 Ni 层 505 的上述公开申请。

然后，如图 4B 所示，在 570℃，在惰性气体气氛中，热处理 14 小时，使非晶硅膜 502 结晶。这里利用作为起始点的 Ni（此后称为 Ni 掺杂区）接触的区 506a 和 506b，结晶基本上平行于基板，形成具有排列成行的棒状晶体的结晶结构的多晶硅膜 507。

20 然后，如图 4C 所示，在用保护膜 505 作掩模的情况下，属于 XV 族的元素（较好是磷）掺入 Ni 掺杂区 506a 和 506b。以此方式，形成重掺杂有磷的区 508a 和 508b（此后称为磷掺杂区）。

25 然后，如图 4C 所示，在 600℃，在惰性气体气氛中，进行 12 小时热处理。这种热处理使存在于多晶硅膜 507 中的 Ni 移动，最后几乎所有的 Ni 都被俘获在磷掺杂区 508a 和 508b，如箭头所示。可以认为这是由于磷对金属元素（本实施例中的 Ni）的吸杂效应造成的现象。

该工艺将保留在多晶硅膜 509 中的 Ni 浓度降低到至少 2×10^{17} 原子 / cm^3 ，这是利用 SIMS（二次离子质谱仪）的测量值。降低到这种程度的 Ni 不会对 TFT 特性有不良影响。另外，由于该浓度几乎是利用 SIMS 的测量极限，所以可以认为实际值更低（ 2×10^{17} 原子 / cm^3 以下）。

30 以此方式，获得利用催化剂结晶的多晶硅膜 509，然后催化剂的浓度降低到不影响 TFT 工作的水平。此后，通过构图，形成仅利用多晶硅膜 509 构成的有源层 510—

513。应注意，这里在以后构图中对准掩模的标记较好是利用该多晶硅膜形成（图4D）。

5 然后，利用等离子体 CVD（化学汽相沉积）形成厚 50nm 的氮氧化硅膜。然后，在 950℃，在氧化气氛中，热处理 1 小时，实施热氧化工艺。应注意，氧化气氛可以是氧气氛或加入了卤素的氧气氛。

在该热氧化工艺中，在有源层和氮氧化硅的界面发生氧化。厚约 15nm 的多晶硅膜被氧化，形成约 30nm 厚的氧化硅膜。因此，厚 30nm 的氧化硅膜和厚 50nm 的氮氧化硅膜层叠，形成厚 80nm 的栅绝缘膜 514。有源层 510—513 的厚度由于热氧化工艺而变成 30nm（图 4E）。

10 然后，如图 5A 所示，形成抗蚀掩模 515a 和 515b，并通过栅绝缘膜 514 掺杂 P 型杂质元素（此后称之为 P 型杂质元素）。关于 P 型杂质元素，代表性的有属于 XIII 族的元素，一般可以采用硼或锗。该工艺（此后称为沟道掺杂工艺）是控制 TFT 的阈值电压的工艺。

15 应注意，在本实施例中，通过利用非质量分离激活的乙硼烷（ B_2H_6 ）等离子体进行离子掺杂，从而掺杂硼。自然，也可以采用利用质量分离的离子注入。利用该工艺，可以形成含浓度为 $1 \times 10^{15} - 1 \times 10^{18}$ 原子 / cm^3 （一般为 $5 \times 10^{16} - 5 \times 10^{18}$ 原子 / cm^3 ）的硼的杂质区 516—517。

20 然后，如图 5B 所示，形成抗蚀掩模 519a 和 519b，通过栅绝缘膜 514 掺杂 n 型杂质元素（此后称这 n 型杂质元素）。关于 n 型杂质元素，代表性的是属于 XV 族的元素，一般采用磷或砷。应注意，本实施例中，通过利用非质量分离激活的磷化氢（ PH_3 ）等离子体进行离子掺杂，从而掺杂磷。自然，也可以采用利用质量分离的离子注入。

剂量控制为在利用该工艺形成的 n 型杂质区 520 中，含有浓度为 $2 \times 10^{16} - 5 \times 10^{19}$ 原子 / cm^3 （一般为 $5 \times 10^{17} - 5 \times 10^{18}$ 原子 / cm^3 ）n 型杂质。

25 然后，如图 5C 所示，激活掺杂的 n 型杂质元素和 P 型杂质元素。尽管对激活方法没有限制，但由于提供了栅绝缘膜 514，较好是利用电加热炉的炉退火工艺。另外，由于图 5A 所示工艺会对有源层和栅绝缘膜间的界面产生损伤，这些部分将变成沟道形区，所以较好是在尽可能高的温度下进行热处理。

在本实施例中，由于采用耐热结晶玻璃，所以通过在 800℃ 下进行 1 小时炉退火实施激活工艺。应注意，可以在氧化气氛中进行热氧化，或在惰性气氛中进行热处理。

30 该工艺会使 n 型杂质区 520 的端部，即 n 型杂质区 520 和 n 型杂质区 520 周围存在的区之间，没有掺杂于其中的 n 型杂质元素（图 5A 所示工艺形成的 P 型杂质区）

的界面部分（结合部分）很清楚。这意味着，在以后 TFT 完成时，LDD 区和沟道形成区可以形成非常令人满意地结合部分。

然后，形成厚 200—400nm 的导电膜，并构图形成栅极 521—524。应注意，尽管栅极可由单层导电膜形成，但它们较好形成为两层、三层等的层叠膜，根据情况而定。

5 关于栅极的材料，可以采用已知的导电膜。

更具体说，可以采用包括选自钽 (Ta)、钛 (Ti)、钼 (Mo)、钨 (W)、铬 (Cr)、铝 (Al)、铜 (Cu)、银 (Ag)、导电硅 (Si) 的元素、它们的氮化物（代表性的是氮化钼膜、氮化钨膜或氮化钛膜）的膜，包括它们的合金的膜（代表性的有 Mo—W 合金或 Mo—Ta 合金）或它们的硅化物（代表性的有硅化钨膜或硅化钛膜）的膜。自然，可以采用单层，也可以采用多个叠层。

10 在本实施例中，采用包括厚 50nm 的氮化钨 (WN) 和厚 350nm 的钨 (W) 膜的层叠膜，该层叠膜可以利用溅射形成。通过加入例如 Xe 或 Ne 等惰性气体作为溅射气体，可以防止由于应力造成的剥离。

15 另外，这里形成栅极 522 通过栅绝缘膜 514 与 n 型杂质区 520 的部分重叠。重叠部分后来将变成与栅极对准的 LDD 区。应注意，尽管栅极 523a 和 523b 在剖面图中显示为彼此分开，而实际它们是彼此电连接的。

20 然后，如图 6A 所示，利用栅极 521—524 作掩模，以自对准方式，掺杂 n 型杂质元素（本实施例中为磷）。控制剂量，以便在以此方式形成的杂质区 525—523 中，以与 n 型杂质区 520 相同的浓度掺杂磷。更具体说，浓度较好是 $1 \times 10^{16} - 5 \times 10^{18}$ 原子 / cm^3 （一般为 $3 \times 10^{17} - 3 \times 10^{18}$ 原子 / cm^3 ）。

然后，如图 6B 所示，形成抗蚀掩模 533a—533d，以便覆盖栅极等，并掺杂 n 型杂质元素（本实施例为磷），从而利用重掺杂的磷形成杂质区 534—538。这里也进行利用磷化氢 (PH_3) 的离子掺杂，剂量控制为使这些区的磷浓度为 $1 \times 10^{20} - 1 \times 10^{21}$ 原子 / cm^3 （一般为 $2 \times 10^{20} - 5 \times 10^{21}$ 原子 / cm^3 ）。

25 这些工艺构成 n 沟道 TFT 的源区或漏区。在开关 TFT 的情况下，留下图 6A 所示工艺形成的 n 型杂质区 528—530 的部分。留下的区域对应于图 1 所示开关 TFT 的 LDD 区 15a—15d。

30 然后，如图 6C 所示，去除抗蚀掩模 533a—533d，新形成抗蚀掩模 539。然后，掺杂 P 型杂质元素（本实施例中为硼），用重掺杂的硼形成杂质区 540—543。这里，利用乙硼烷 (B_2H_6) 进行离子掺杂，从而掺杂硼，使硼浓度为 $3 \times 10^{20} - 3 \times 10^{21}$ 原子 / cm^3 （一般为 $5 \times 10^{20} - 1 \times 10^{21}$ 原子 / cm^3 ）。

应注意，在以 $1 \times 10^{20} - 1 \times 10^{21}$ 原子 / cm^3 的浓度，在杂质区 540—543 中掺杂了磷时，这里掺杂的硼浓度至少是磷的三倍以上。因此，先前形成的 n 型杂质区完全转变成 P 型，作为 P 型杂质区。

5 然后，如图 6D 所示，去除了抗蚀掩模 539 后，形成第一层间绝缘膜 544。关于第一层间绝缘膜 544，可以采用含硅的单层绝缘膜或作为这些层的组合的层叠膜。膜厚度可以是 400nm—1.5 微米。在本实施例中，第一层间绝缘膜构成为厚 200nm 的氮氧化硅膜与叠于其上的厚 800nm 的氧化硅膜层。

此后，激活以各浓度掺杂的 N 和 P 型杂质元素。关于激活方法，较好是炉退火。在本实施例中，利用电加热炉，在 550℃，在氮气氛中进行 4 小时热处理。

10 另外，在 300—450℃，在含 3—100% 氢的气氛中，进行热处理 12 小时，从而进行氢化处理。该工艺利用热激发的氢终止半导体膜的未成对悬挂键。关于另一氢化方法，可以进行等离子体氢化（利用等离子体激发的氢）。

应注意，在形成第一层间绝缘膜 544 期间，可以进行氢化处理。即，在形成厚 200nm 的氮氧化硅膜后，可以进行氢化处理，然后可以形成厚 800nm 的其余氧化硅膜。

15 然后，如图 7A 所示，在第一层间绝缘膜 544 中形成接触孔，形成源布线 545—548 和漏布线 549—551。此外，为有效去除分离层，在一个像素的某些位置形成到达分离层 510a 的接触孔。另外，尽管图中未示出，但为连接外部布线，在端子部分形成到达分离层 501a 的接触孔，从而形成用于连接到源布线或漏布线的布线。另外，依次腐蚀第一层间绝缘膜 544、栅绝缘膜 514、和底层膜 501b，形成到达分离层 501a 的接
20 触孔。应注意，本实施例中，各电极是具有三层结构的层叠膜，其中通过溅射连续形成厚 100nm 的 Ti 膜、厚 300nm 的含 Ti 铝膜和厚 150nm 的 Ti 膜。自然，也可以采用其它导电膜。

然后，形成厚 50—500nm（一般为 200—300nm）的第一钝化膜 552。本实施例中，采用厚 300nm 的氮氧化硅膜作第一钝化膜 552。也可以用氮化硅膜代替氮氧化硅膜。

25 这里，有效的是，在形成氮氧化硅膜之前，利用含氢气体，例如 H_2 、 NH_3 等，进行等离子体处理。通过对第一层间绝缘膜 544 供应利用该预处理激发的氢，并进行热处理，提高第一钝化膜 552 的质量。同时，第一层间绝缘膜 544 中掺杂氢扩散到下层侧，于是可以有效地氢化有源层。

30 然后，如图 7B 所示，形成包括有机树脂的第二层间绝缘膜 553。关于有机树脂，可以采用聚酰亚胺、丙烯酸、BCB（苯并环丁烯）等。具体说，由于需要第二层间绝缘膜 553 平面化 TFT 造成的不平整，较好是采用具有优异平坦性的丙烯酸膜。在本实

施例中，形成厚 2.5 微米的丙烯酸膜。

然后，在第二层间绝缘膜 553 和第一钝化膜 552 中，形成到达漏布线 551 的接触孔，从而形成像素电极（阳极）554。在本实施例中，形成厚 110nm 的氧化铟锡（ITO）膜，并图形化形成像素电极。或者，可以采用混合氧化铟与 2—20% 的氧化锌（ZnO）形成的透明导电膜。像素电极将变成 EL 元件的阳极。

然后，形成厚 500nm 的含硅绝缘膜（本实施例中为氧化硅膜），从而形成第三层间绝缘膜 555，该膜带有在对应于像素电极 554 的位置形成的开口。在形成开口时，利用湿法腐蚀，可以使侧壁容易成锥形。如果不能使开口的侧壁相当平缓，由于不平造成的 EL 层的退化问题将变得突出。

然后，在不释放到大气的条件下，利用真空蒸发连续形成 EL 层 556 和阴极（MgAg）557。应注意，EL 层 556 的厚度可以是 80—200nm（一般为 100—120nm），阴极 557 的厚度可以是 180—300nm（一般为 200—250nm）。

在该工艺中，相对于对应于红、绿、和蓝的每个像素，依次形成 EL 层和阴极。应注意，由于 EL 层不耐溶液，所以 EL 层必须相对于每个颜色不利用光刻法分别形成。因此，较好是采用金属掩模，掩蔽不必要的部分，EL 层和阴极只选择性形成的必要的部分。

即，首先，设定用于掩蔽除对应于红色的像素外的任何部分的掩模，并利用该掩模，选择性形成发射红光的 EL 层和阴极。然后，设定用于掩蔽除对应于绿色的像素外的任何部分的掩模，并利用该掩模，选择性形成发射绿光的 EL 层和阴极。然后，类似地设定用于掩蔽除对应于蓝色的像素外的任何部分的掩模，并利用该掩模，选择性形成发射蓝光的 EL 层和阴极。应注意，尽管这里介绍了要采用的三种不同掩模，但可以重复采用相同掩模。另外，较好是在不破坏真空的条件下，进行处理，直到对所有像素形成了 EL 层和阴极。

应注意，关于 EL 层 556，可以采用已知材料。考虑到驱动电压，较好是采用例如有机材料等已知材料。例如，由空穴注入层、空穴输运层、发光层和电子注入层构成的四层结构可以作为 EL 层。另外，尽管本实施例中用 MgAg 电极作 EL 元件的阴极，但可以包括其它已知材料。

应注意，在形成绿光发射层时，采用 Alq_3 （三一（8—羟基喹啉）铝配合物）作发光层的母体材料，掺杂喹吖啶或香豆素作掺杂剂。在形成红光发射层时，用 Alq_3 作光发射层的母体材料，掺入 DCJT、DCM1 或 DCM2 作掺杂剂。在形成蓝光发射层时，采用 BAlq_3 （具有五个配位体的配合物，具有 2—甲基—8—羟基喹啉和苯酚衍生

物的混合配位体配合物)作为发光层的母体材料,掺杂此作掺杂剂。

自然,材料不限于上述有机材料,也可以采用已知的低分子量有机 EL 材料、聚合有机 EL 材料 and 无机 EL 材料。在采用聚合有机 EL 材料时,可用于形成 EL 层。另外,关于 EL 层,可以采用包括通过零自旋能级激发发光(荧光)的发光材料(零自旋能级化合物)的薄膜,或包括通过三重态激发发光(磷光)的发光材料(三重态化合物)。

另外,关于保护电极 558,可以采用其主要成分是铝的导电膜。保护电极 558 可通过利用不同于形成 EL 层和阴极时所用的掩模真空蒸发形成。另外,在不释放到大气压的情况下保护电极 558 较好是在 EL 层和阴极形成后连续形成。

最后,形成厚 300nm 的包括氮化硅膜的第二钝化膜 559。尽管实际上保护电极 558 充当保护 EL 层不受湿汽等的影响的角色,但由于另外形成第二钝化膜 559,可以进一步增强 EL 元件的可靠性。

以此方式,便在第一基板 500 上完成了如图 7C 所示的构成的有源矩阵 EL 显示器件。应注意,实际上,完成了图 7C 所示结构后,较好是利用如气密保护膜(层叠膜,可紫外线固化的树脂膜等)等包装材料封装,或密封件可由陶瓷构成。此时,通过使包装材料内部为惰性气氛,或通过在包装材料内设置吸湿剂(例如氧化钡),可以增强 EL 层的可靠性(寿命)。

(实施例 2)

在本例中,将结合图 8 和 9,介绍在例 1 的工艺后,把根据实施例 1 在第一基板上形成的 TFT 和 EL 元件移到塑料基板上的工艺。

首先,根据实施例 1,得到图 7C 所示结构。注意,在本实施例中,由于采用滤色器,所以使用设有发光白光的有机 EL 层的 EL 元件。更具体说,关于发光层,可以采用日本专利申请公开平 8-96959 或平 9-63770 中所公开的材料。在本实施例中,关于发光层,使用 1,2-二氯甲烷与 PVK(聚乙烯咔唑)、Bu-PBD(2,4'-叔丁基苯基)-5-(4"-二苯基)-1,3,4-恶二唑)、香豆素 6、DCM1(4-二氰基亚甲基-2-甲基-6-p-二甲基氨基肉桂基-4H-吡喃)、TPB(四苯基丁二烯)及这里所公开的尼罗红。

注意,图 8A 对应于图 7C。图 7C 中的第一基板 500 和分离层 501a 分别对应于第一基板 600 和分离层 601。注意,图 8A 还示出了例 1 中未示出的端子部分。形成与源布线或漏布线连接的端子部分布线,使之与分离层 601 接触。

然后,如图 8B 所示,利用第一粘附层 603 附着用于固定元件的基板(此后称之为固定基板)602。本实施例中,尽管用柔性塑料膜作固定基板 602,但也可以采用玻

璃基板、石英基板、塑料基板、硅基板或陶瓷基板。另外，在以后去除分离层 601 时，需用具有令人满意的选择率的材料作第一粘附层 603。

一般可以用包括树脂在内的绝缘膜作第一粘附层 603。尽管本实施例中采用聚酰亚胺，但也可以采用丙烯酸、聚酰胺或环氧树脂。注意，在从 EL 元件看，第一粘附层 603 位于观察者一侧上（电子器件的使用者一侧上）时，需要第一粘附层 603 包括透光材料。

图 8B 所示工艺可以类似于封装工艺，完全切断 EL 元件与大气的联系，几乎可以完全抑制由于氧化造成的有机 EL 材料的退化，所以可以极大增强 EL 元件的可靠性。

然后，如图 8C 所示，将带有形成于其上的 EL 元件的第一基板 600 整体暴露于含卤素的氟化物的气体中，去掉分离层 601。本实施例中，用氯的三氟化物（ ClF_3 ）作这种卤素的氟化物，用氮作稀释气体。关于稀释气体，也可以用氩、氦或氖。关于氯的三氟化物和氮，流量可以是 500sccm（ $8.35 \times 10^{-6} \text{m}^3/\text{s}$ ），反应压力可以是 1—10 托（ $1.3 \times 10^2 - 1.3 \times 10^3 \text{Pa}$ ）。处理温度可以是室温（一般为 20—27℃）。

这种情况下，在不腐蚀塑料膜、玻璃基板、聚酰亚胺膜和氧化硅膜的同时，腐蚀硅膜。换言之，通过暴露于氯的三氟化物气体，分离层 601 被选择性腐蚀，从而最终被完全去除。注意，尽管有源层也包含硅膜，但由于它们被栅绝缘膜覆盖不暴露于氯的三氟化物气体，所以它们不会被腐蚀。

在本实施例中，分离层 601 从暴露的端部逐渐被腐蚀，在被完全去除时，第一基板 600 从其上分离下来。在此，保留由层叠薄膜形成的 TFT 和 EL 元件，并移至固定基板 602 上。

这里，从端部腐蚀分离层 601。注意，在第一基板 600 变得较大时，直到分离层 601 完全被去除所花时间变得较长，并非优选的。因此希望第一基板 600 的对角尺寸为 3 英寸以下（较好是 1 英寸以下）。

以此方式将 TFT 和 EL 元件移到固定基板 602 上后，如图 9A 所示，形成第二粘附层 608，将固定基板 602 附着到为塑料基板的第二基板 605 上。注意，在第二基板 605 中，在像素部分设置有对应于各像素和 TFT 的滤色器 606，在端子部分设置有端子连接部分 607，在端子连接部分之上设置有含导电填料的各向异性导电粘附剂 609，从而与暴露的布线接触。

这里，由于各滤色器 606 可利用旋涂和光刻的组合或印刷形成，所以可以在塑料膜上形成滤色器 606，没有任何问题。关于滤色器，采用厚 1—2 微米的含染料（富士胶卷 Olm 制造的）的丙烯酸树脂膜。与滤色器形成于元件形成基板上的情况相比，

预计成品率将提高。

另外，关于第二粘附层 608，可以采用包括树脂（一般有聚酰亚胺、丙烯酸或环氧树脂）的绝缘材料，或无机绝缘膜（一般为氧化硅膜）。

以此方式，可以从第一基板 600 向第二基板 605 转移 TFT 和 EL 元件。结果，如图 9B 所示，可以得到具有设于第二基板 605 上的像素部分 612、驱动电路部分 611 和端子部分 610 的柔性 EL 显示器件。

另外，如果固定基板 600 和第二基板 605 是相同材料（塑料膜），由于热膨胀系数相同，所以几乎不会发生由于温度改变造成的应力形变的影响。

（实施例 3）

10 在本实施例中，结合图 10A 介绍端子部分与实施例 2 所述端子部分不同的情况。图 10A 中，TFT 和 EL 元件的结构相同，所以这里省略对它们的介绍。

下面介绍制造图 10A 所示端子部分的方法。首先，与实施例 2 的情况类似，在第二基板上形成滤色器。然后，形成覆盖滤色器的保护膜 707。然后，在与暴露于保护膜上的布线对准的位置形成第一电极 704。然后，利用粘附层将该状态下的第二基板
15 附着到底层膜 700 上。然后，依次腐蚀第二基板 705 和保护膜 707，形成到达电极 704 的接触孔。然后，形成第二电极 706。以此方式，形成图 10A 所示的端子部分 701。

图 10B 示出了不同构成的另一种端子部分。

图 10B 中，在形成像素部分 803 和驱动电路部分 802 时，在形成底层膜 800 之前形成电极 804。然后，相对于第二基板 806 附着于其上的固定基板的端部，移动第二
20 基板 805 的端部，使电极 804 处于暴露状态。以此方式，形成端子部分 801。

本实施例可与实施例 1 或 2 自由组合。

（实施例 4）

根据实施例 1 和 2，通过例如封装等工艺增强气密性。然后，附着连接器（柔性印刷电路板：FPC），连接形成于第二基板（塑料基板）上的元件，或从带有外部信
25 号端子的电路引出的端子连接部分 608（图 9A），完成产品。这里，称这种可以运输的 EL 显示器件为 EL 组件。

在本实施例中，将结合图 11 的透视图介绍有源矩阵 EL 显示器件的结构。根据本实施例的有源矩阵 EL 显示器件，具有像素部分 902、栅侧驱动电路 903 和源侧驱动电路 904，它们都形成于塑料基板 901 上。像素部分的开关 TFT 905 是 n 沟道 TFT，
30 设置于与栅侧驱动电路 903 相连的栅布线 906 和与源侧驱动电路 904 相连的源布线 907 的交叉点处。开关 TFT 905 的漏与电流控制 TFT 908 的栅相连。

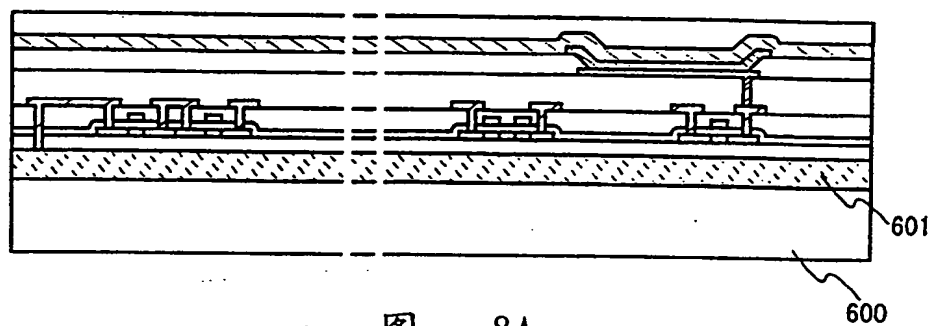


图 8A

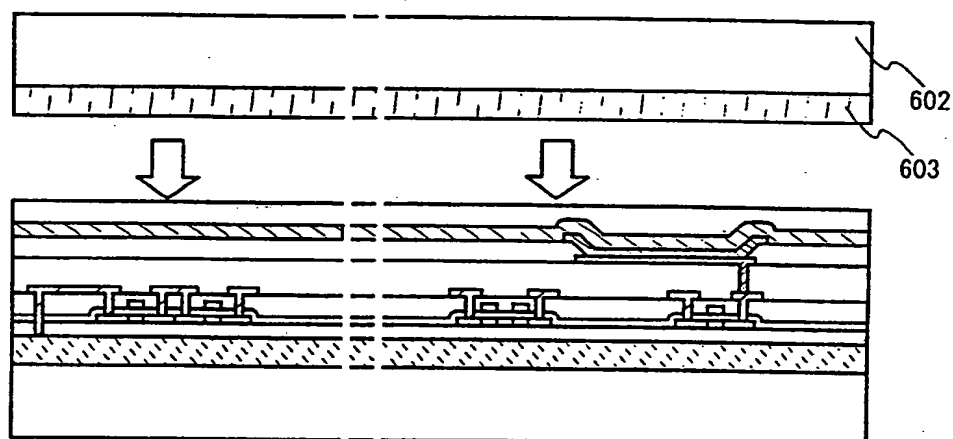


图 8B

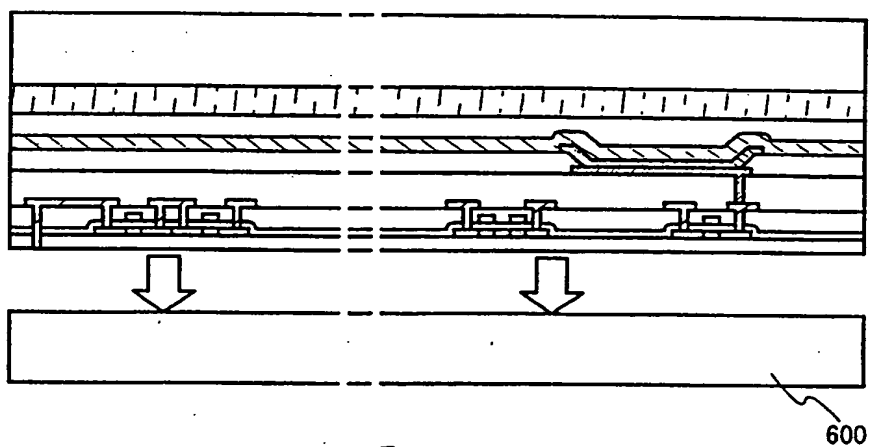


图 8C

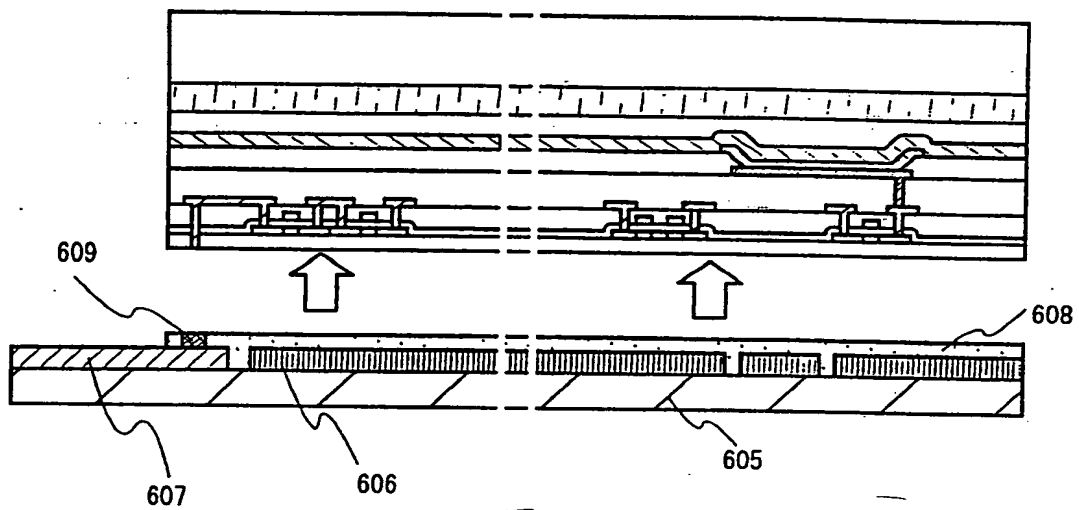


图 9A

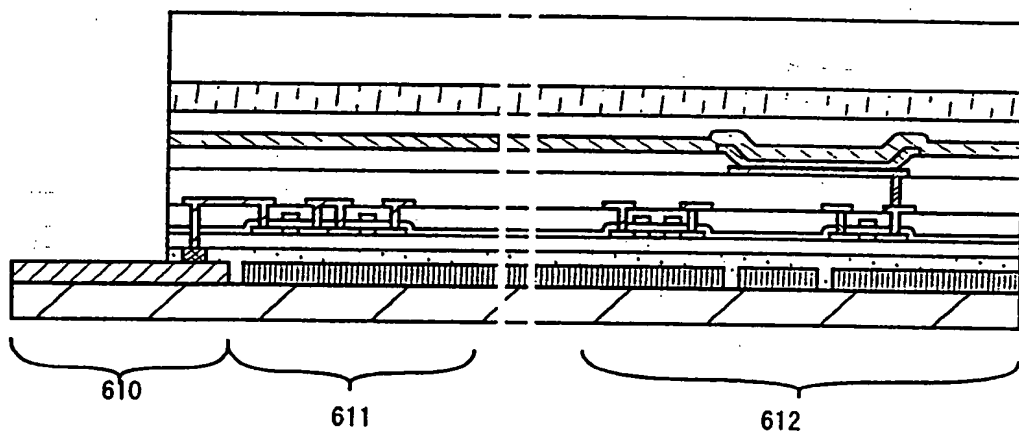


图 9B

01-02-12

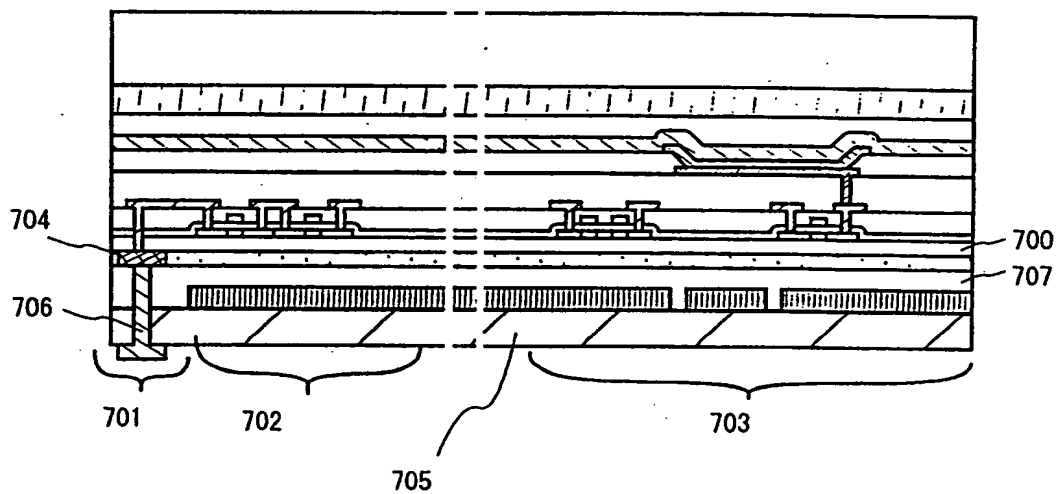


图 10A

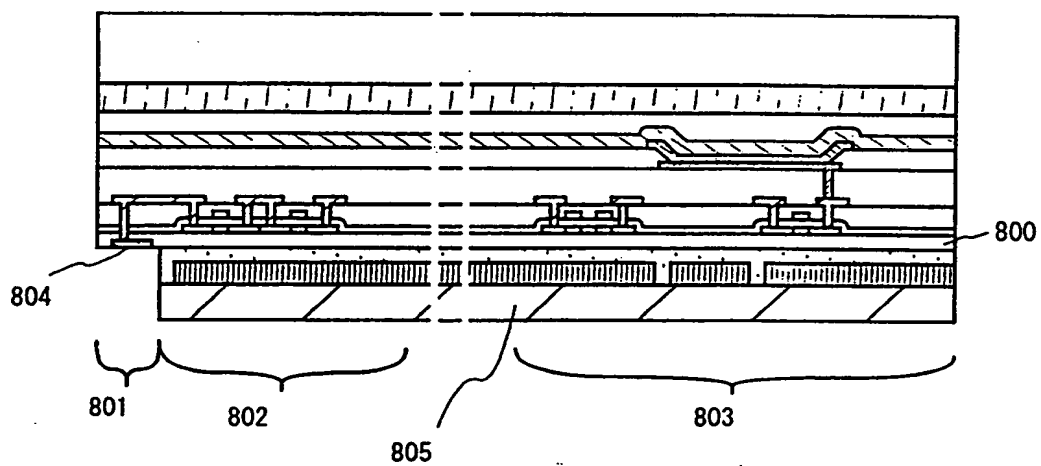


图 10B

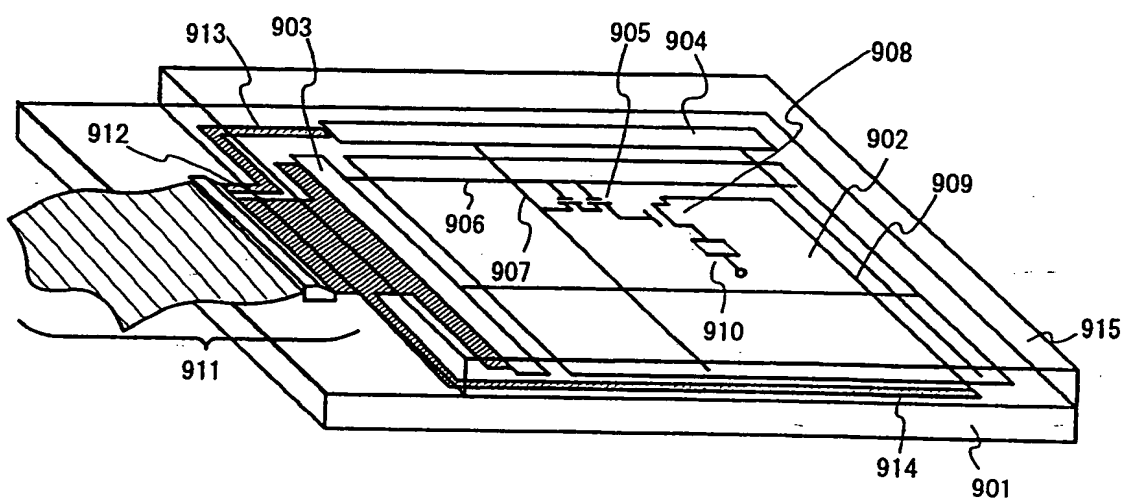


图 11

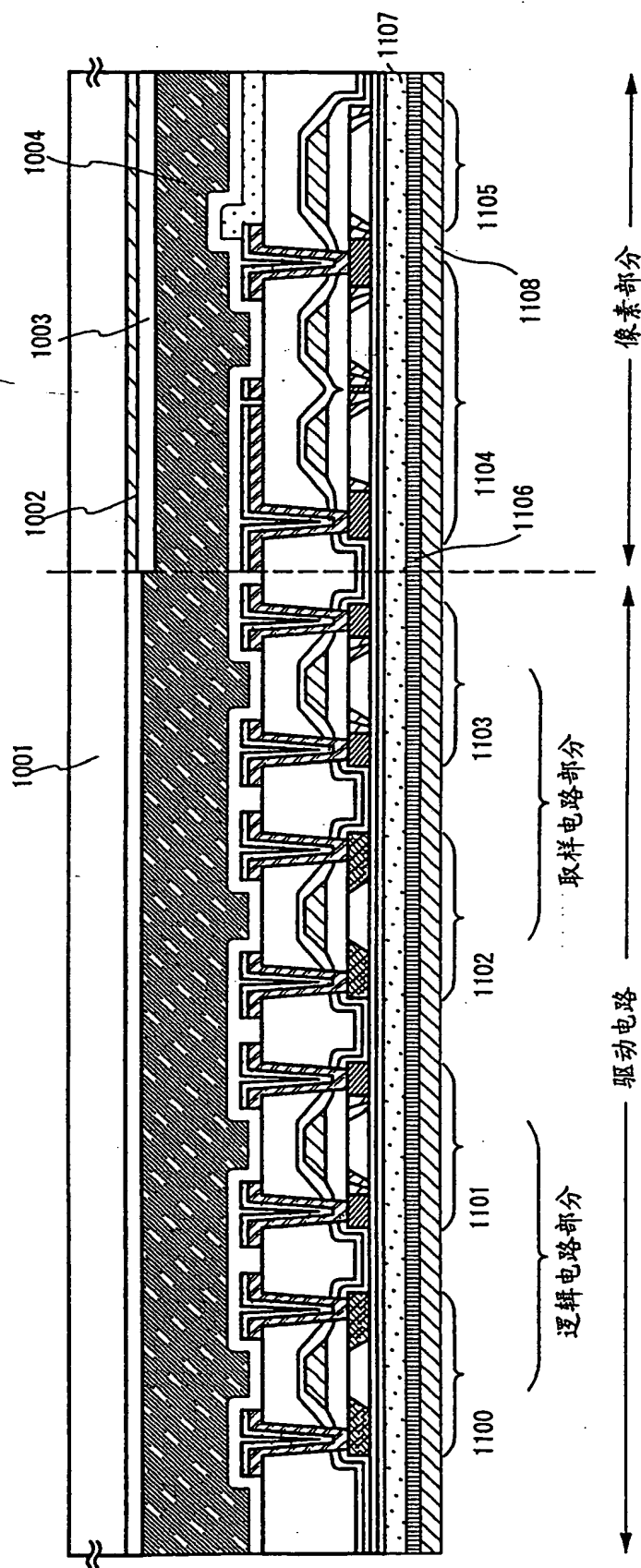


图 12

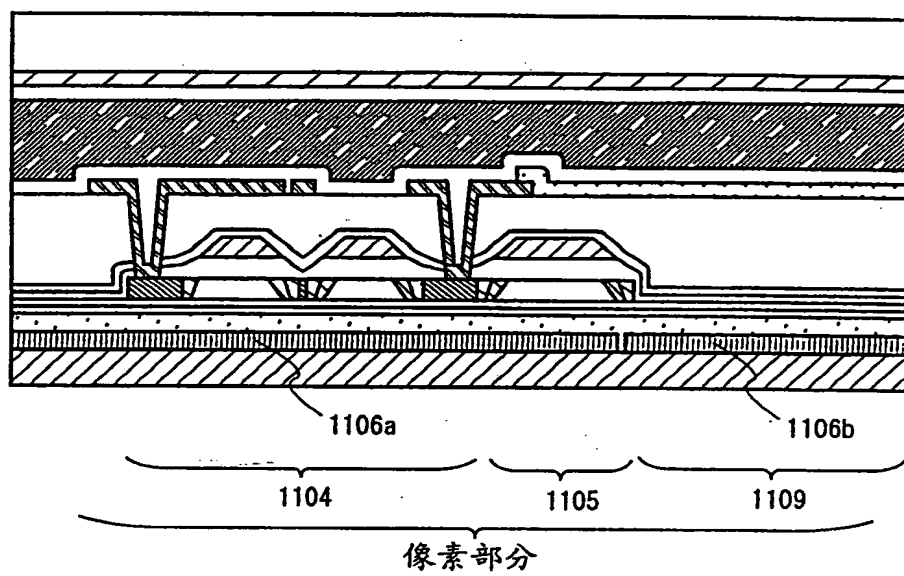


图 13

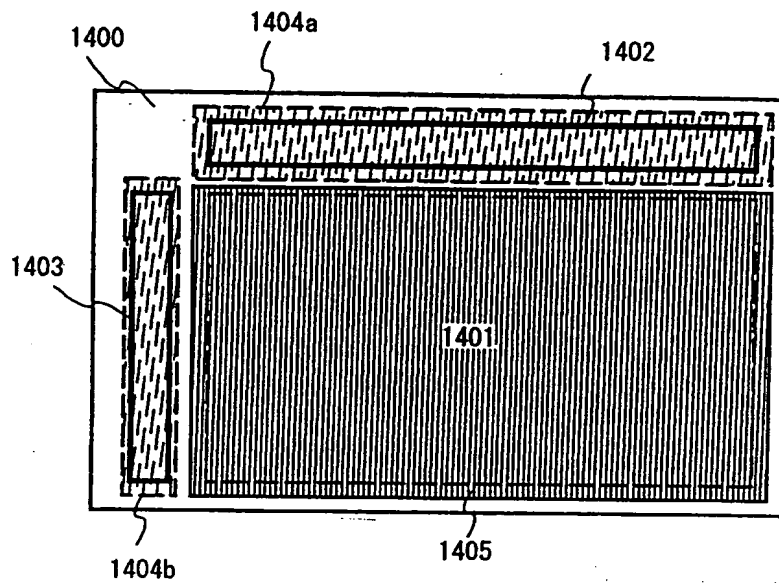


图 14A

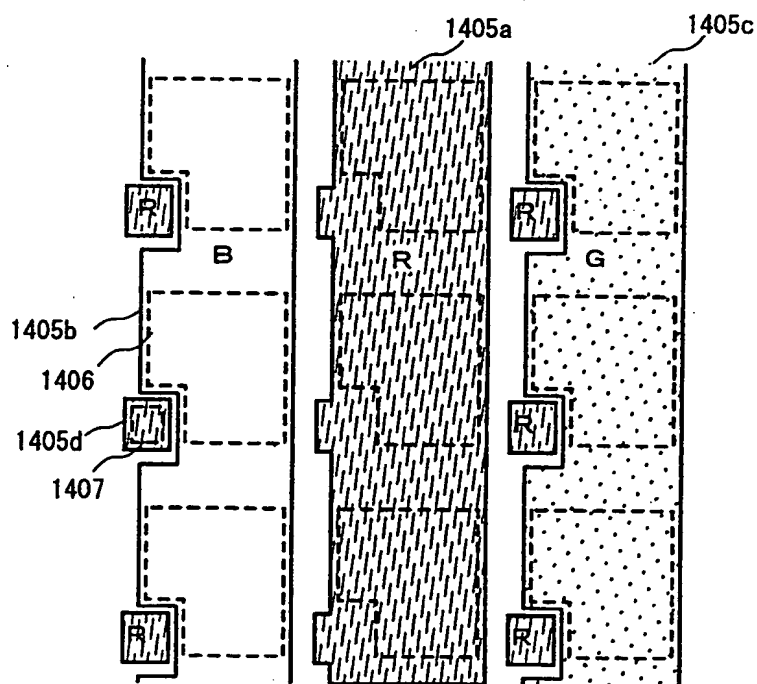


图 14B

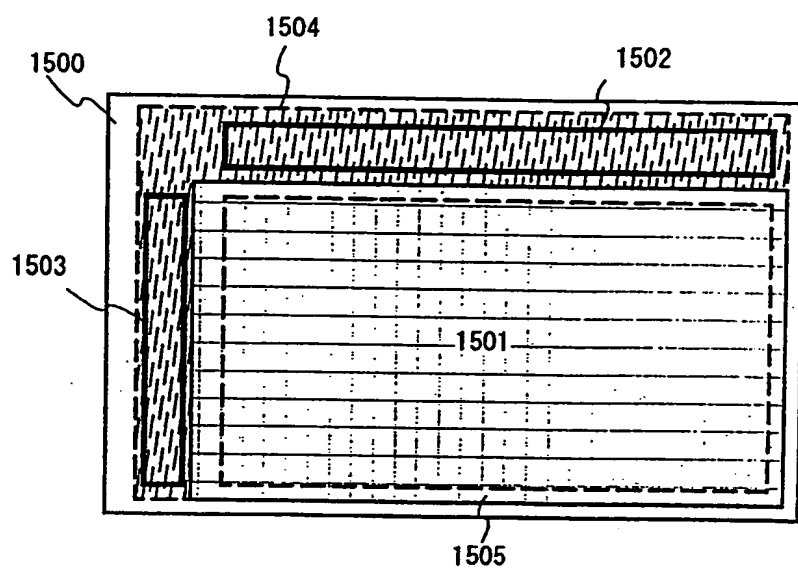


图 15A

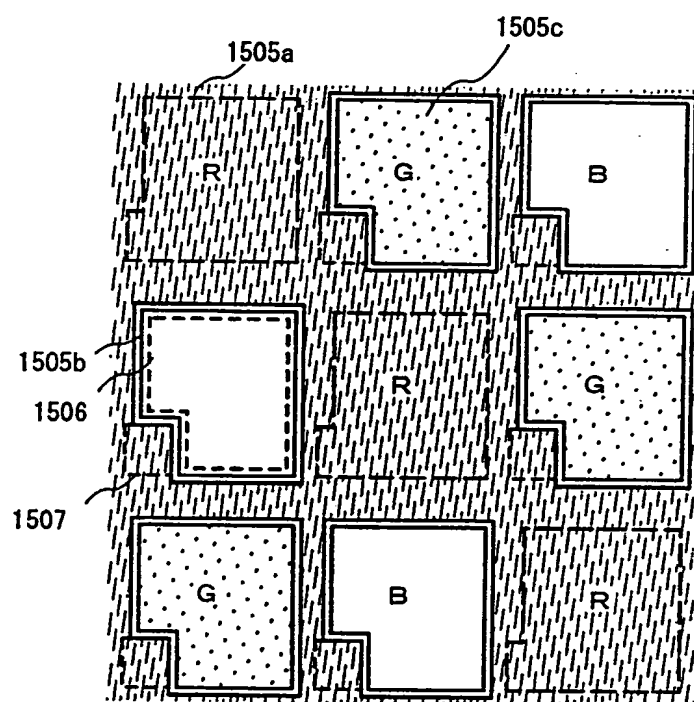
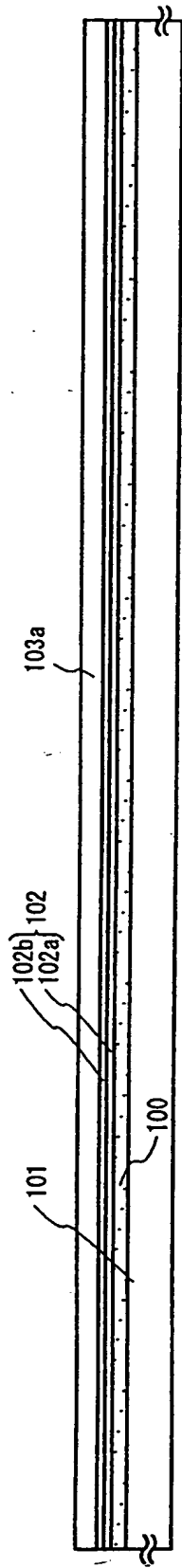
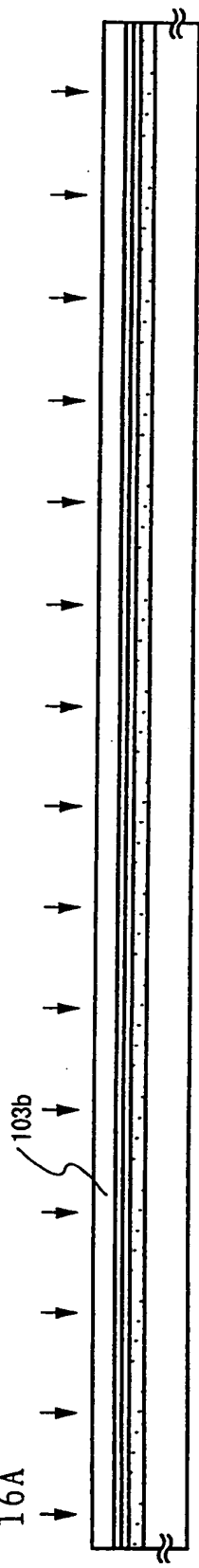


图 15B



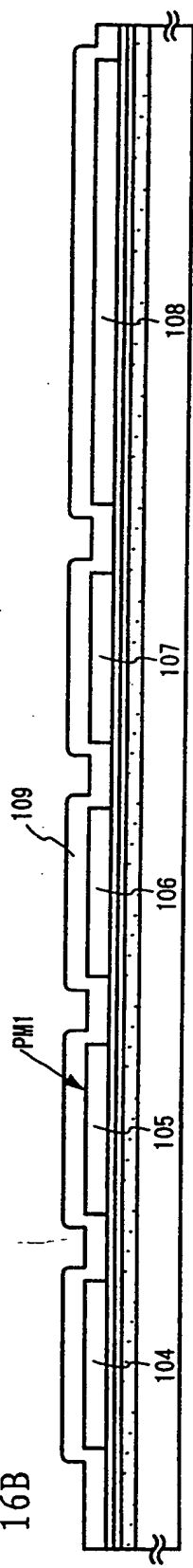
图

16A



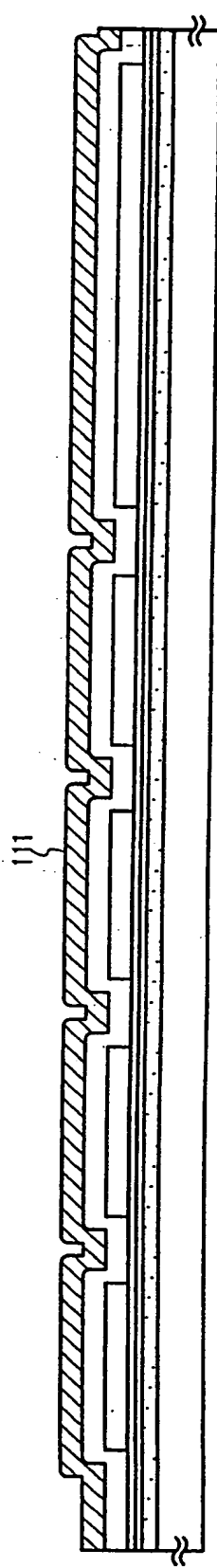
图

16B



图

16C



图

16D

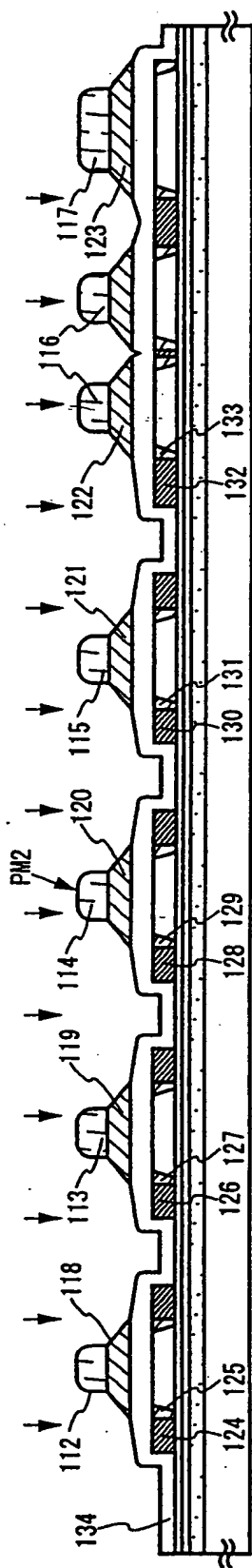


图 17A

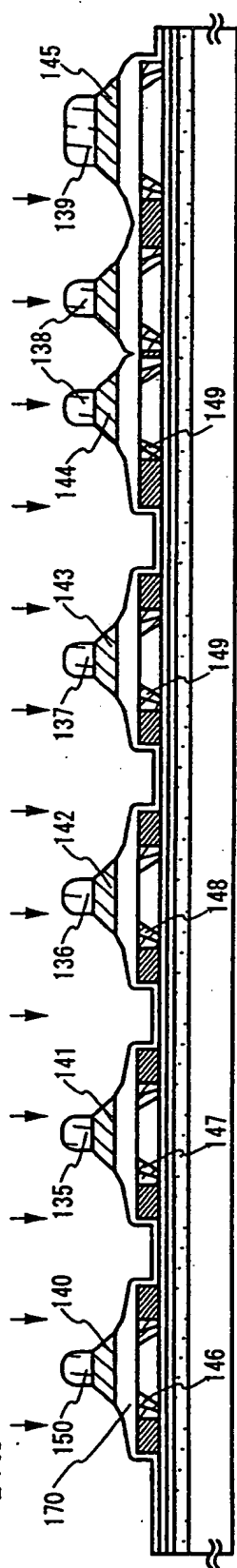


图 17B

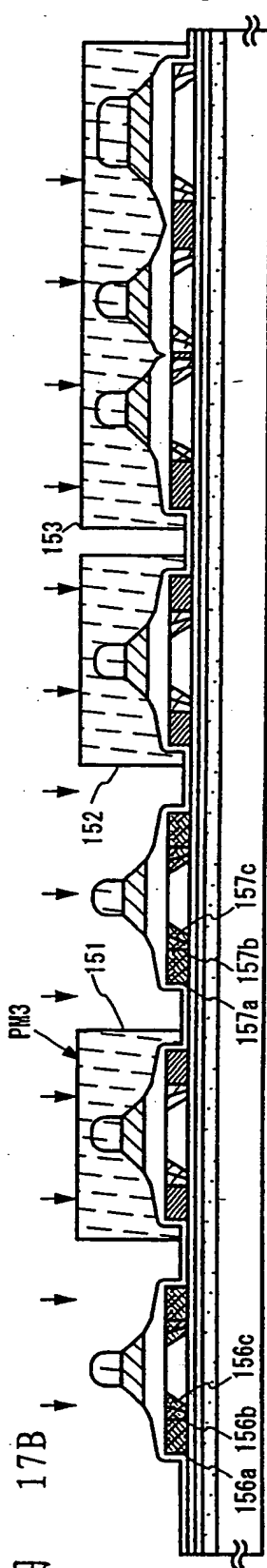


图 17C

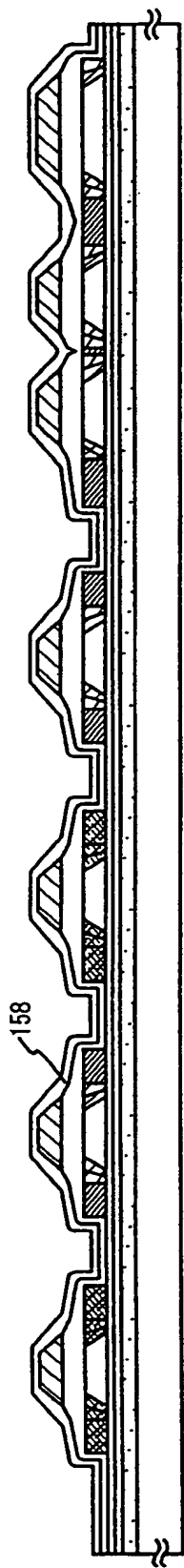


图 18A

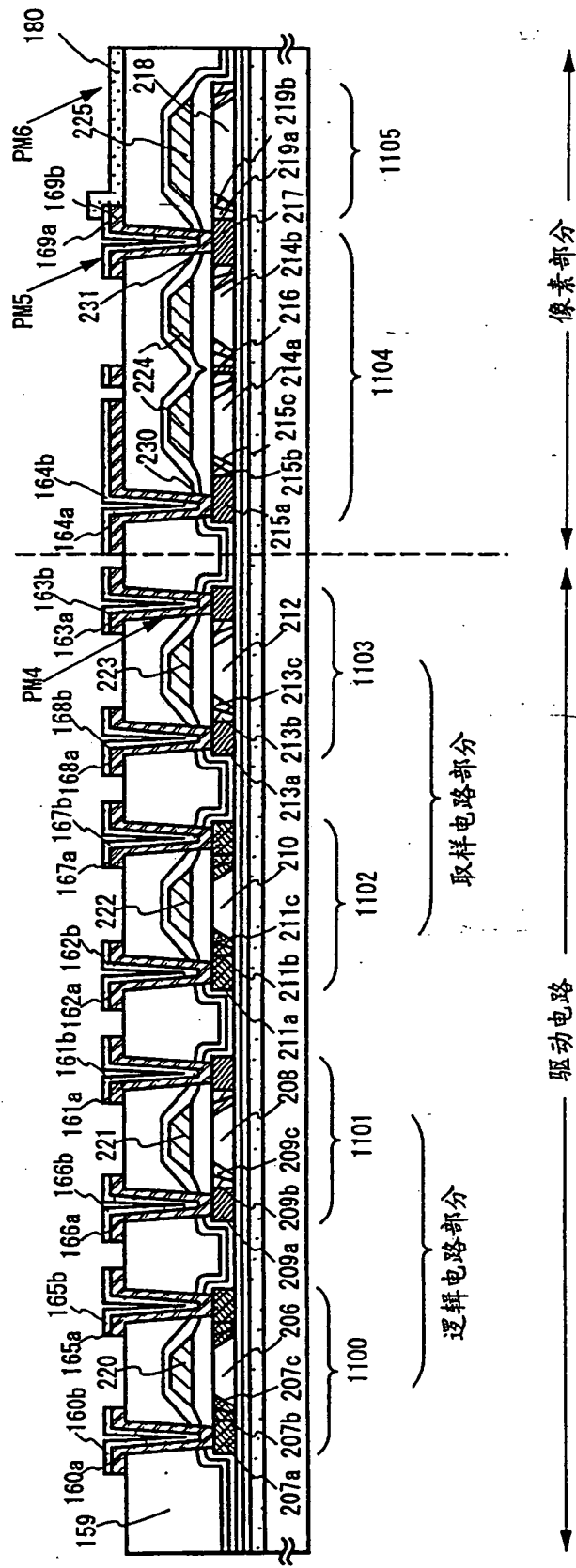


图 18B

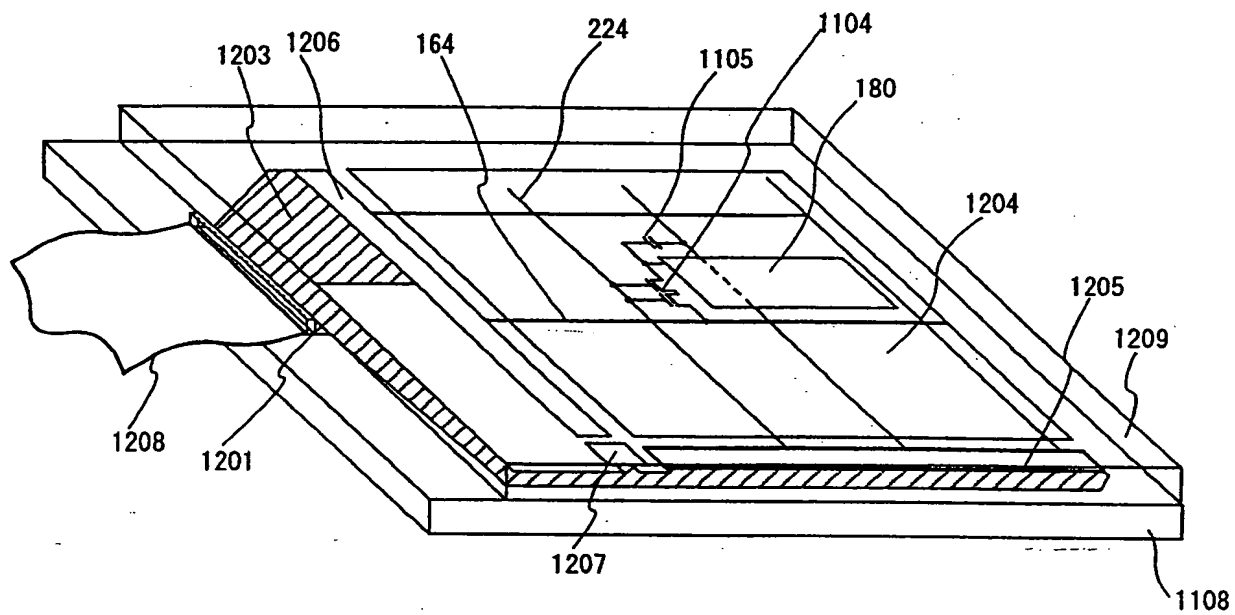


图 19

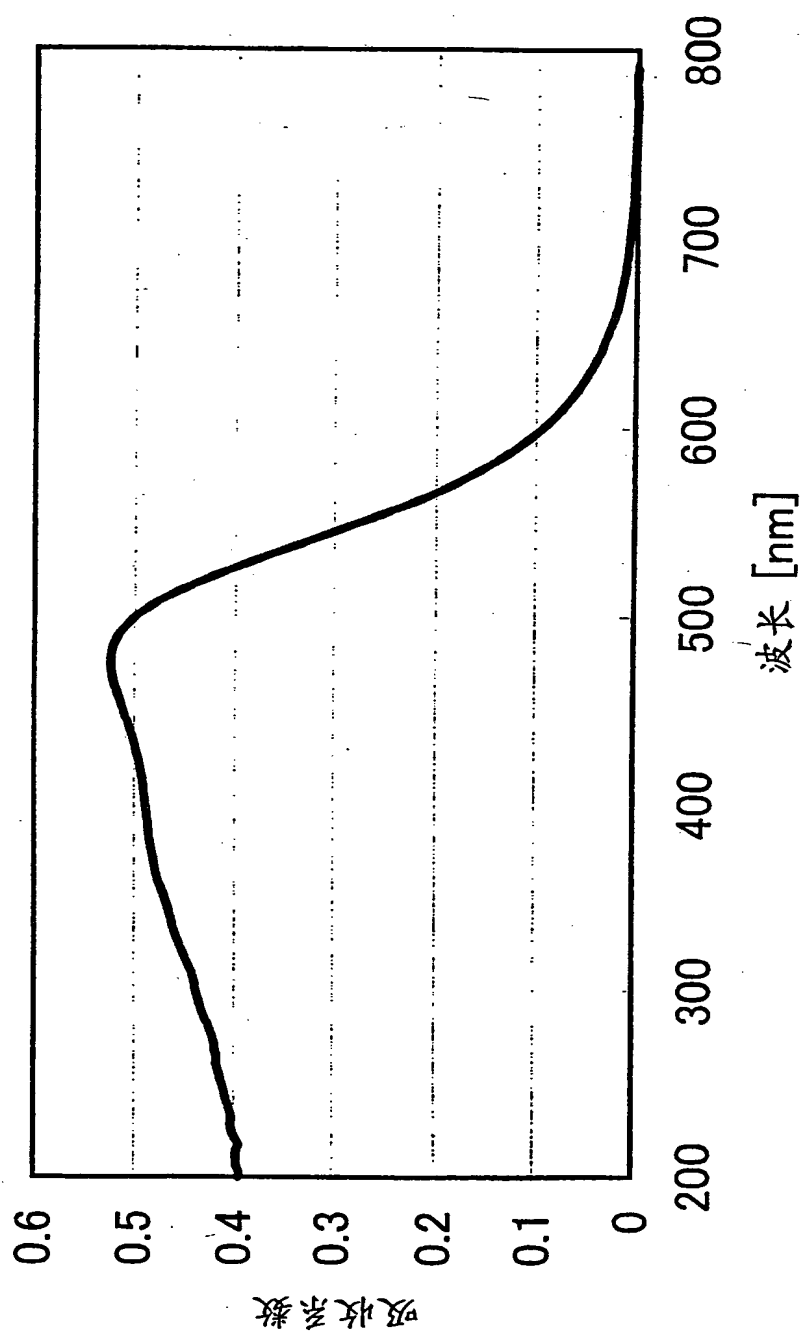


图 20

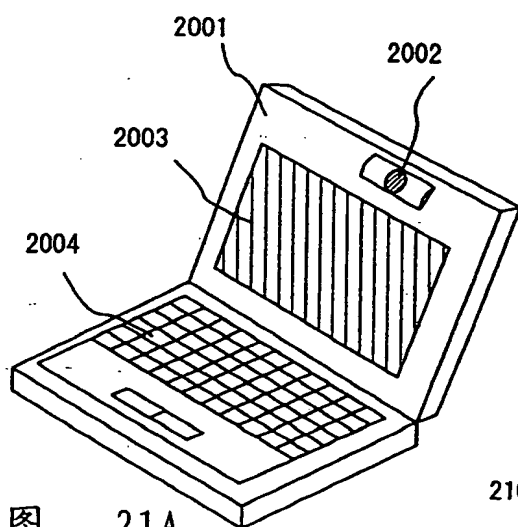


图 21A

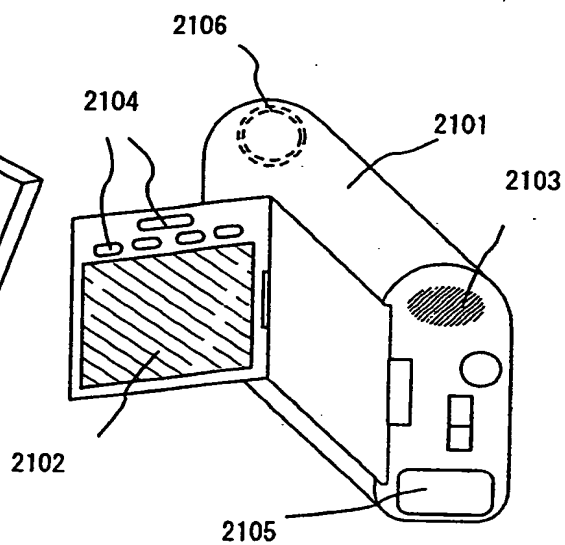


图 21B

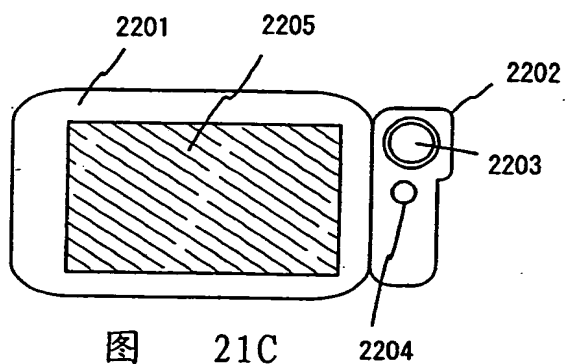


图 21C

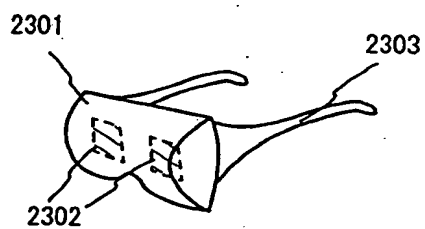


图 21D

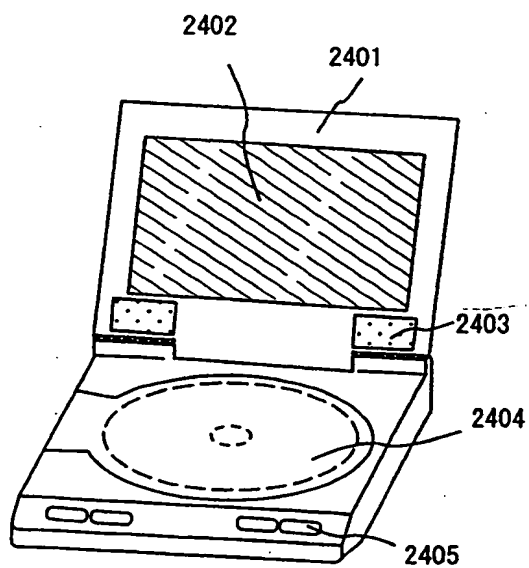


图 21E

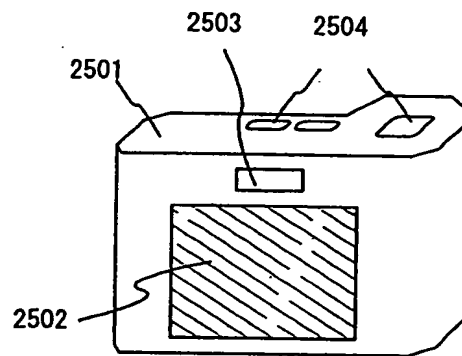


图 21F

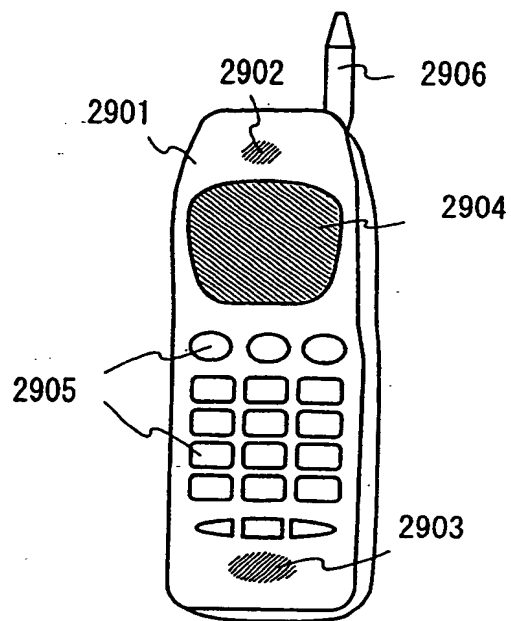


图 22A

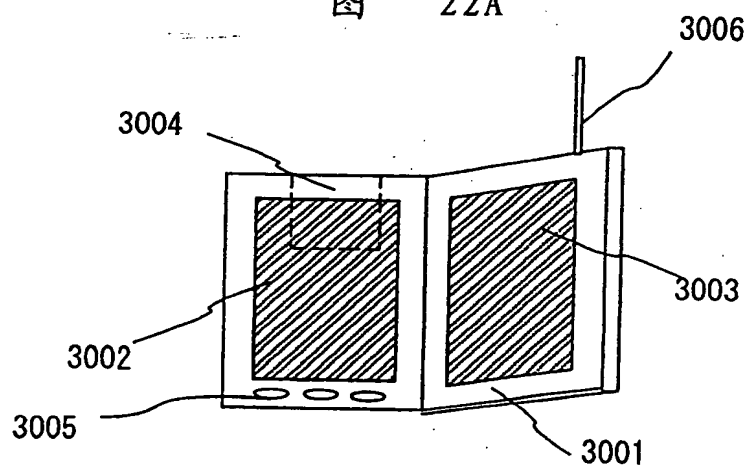


图 22B

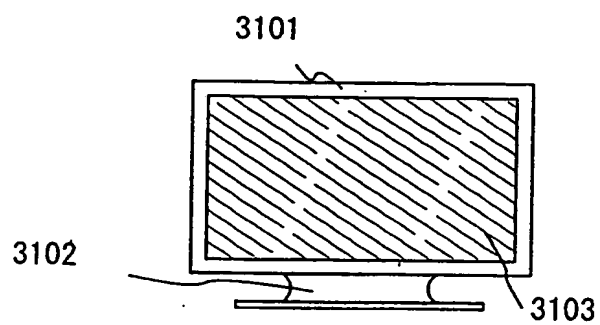


图 22C

另外，电流控制 TFT 908 的源侧与电源线 909 相连。在本实施例的结构中，EL 驱动电源线 909 给出地电位（大地电位）。控制电流 TFT 908 的漏与 EL 元件 901 相连。预定电压（本实施例中为 10—12V）加在 EL 元件 910 的阴极上。

将来作为外部输入/输出端子的 FPC 911 配置有用于将信号传送到驱动电路的输入/输出布线（连接布线）912 和 913、及与 EL 驱动电源线 909 相连的输入/输出布线 914。这里利用固定基板 915 进行封装。

本实施例可与实施例 1—3 任意组合。

（实施例 5）

下面结合图 16—18 介绍本发明的该实施例。这里，将按工艺步骤具体介绍同时形成像素部分中的像素 TFT 和存储电容，及设于像素部分的外围上的驱动电路的 TFT 的方法。

图 16A 中，关于基板 101，采用表示为 Corning#7059 和#1737 号玻璃的钡硼硅酸玻璃或铝硼硅酸玻璃、石英基板等。

然后，在其上将形成 TFT 的基板 101 的表面上，形成以后用于分离基板 101 的分离层 100。形成厚 100—500nm（本实施例中厚 300nm）的包括非晶硅膜的分离层 100。分离层 100 可以利用低压热 CVD、等离子体 CVD、溅射或淀积等形成。包括如氧化硅膜、氮化硅膜、氮氧化硅膜等的绝缘膜的底层膜 102，形成于分离层 100 上，用于防止杂质从基板 101 扩散。例如，利用等离子 CVD 法，由 SiH_4 、 NH_3 和 N_2O 形成厚 10—200nm（较好是 50—100nm）的氮氧化硅膜 102a，然后，层叠由 SiH_4 和 N_2O 类似形成的厚 50—200nm 的氮氧化硅的氢化物膜 102b。尽管这里介绍了底层膜 102 构成为具有两层，但底层膜 102 可以是上述绝缘膜的单层或两层以上的层叠膜。

然后，利用例如等离子体 CVD 或溅射法，形成厚 25—80nm（较好是 30—60nm）的具有非晶结构的半导体层 103a。这种具有非晶结构的半导体膜包括非晶半导体层和微晶半导体膜。也可以采用包括非晶结构的化合物半导体膜，例如非晶硅锗膜。在利用等离子 CVD 形成非晶硅膜时，可以连续形成底层膜 102 和非晶半导体层 103a。

然后，进行结晶工艺，由非晶半导体层 103a 形成结晶半导体层 103b。实现这一步骤的方法可以是激光退火、热退火（固态淀积）或快速热退火（RTA）。在该结晶工艺中，较好是首先释放非晶半导体层中所含的氢。通过首先在 400—500℃ 热处理约 1 小时，使氢含量为 5 原子%以下，然后进行结晶，可以防止膜表面粗糙，最好是这样做。

在利用激光退火进行结晶时，光源可以是脉冲振荡型或连续光发射型准分子激光

器或氩激光器。在采用脉冲振荡型准分子激光器时, 激光束被处理成线形, 进行激光退火。激光退火的条件由使用者适当地选择。例如, 激光脉冲振荡频率可以是 30Hz, 激光能量密度可以是 $100-500\text{mJ}/\text{cm}^2$ (一般为 $300-400\text{mJ}/\text{cm}^2$)。线形束照射到基板的整个表面上, 此时线形束的重叠率为 80—98%。以此方式, 可以得到图 16B 所示的结晶半导体层 103b。

然后, 利用第一光掩模 (PM1) 作掩模, 利用光刻法, 在结晶半导体层 103b 上形成抗蚀图形, 通过干法腐蚀, 结晶半导体层被分成各岛形部分, 如图 16C 所示, 形成岛形半导体层 104—108。在结晶硅膜的干法腐蚀期间, 采用 CF_4 和 O_2 的混合气体。

之后, 利用等离子 CVD 或溅射形成厚 50—200nm 包括氧化硅膜的掩模层。本例中, 形成厚 130nm 的氧化硅膜。

然后, 形成栅绝缘膜 109。栅绝缘膜 109 包括利用等离子 CVD 或溅射形成的厚 40—150nm 的含硅绝缘膜。本实施例中, 栅绝缘膜 109 是厚 120nm 的氮氧化硅膜。通过在 SiH_4 和 N_2O 中加入 O_2 形成的氮氧化硅膜是这种应用的较好材料, 是由于膜的固定电荷密度下降的缘故。由 SiH_4 、 N_2O 和 H_2 形成的氮氧化硅膜也可以, 是由于界面缺陷密度可以降低。自然, 栅绝缘膜不限于这种氮氧化硅膜, 可以采用其它含硅绝缘膜的单层膜或层叠膜。

然后, 如图 16D 所示, 在具有第一形状的栅绝缘膜 109 上, 形成厚 200—400nm (较好是 250—350nm)、用于构成栅极的耐热导电层 111。耐热导电层可由单层构成, 或根据情况, 可以是多层的层叠结构, 例如两层或三层。这里所用耐热导电层包括含有选自 Ta、Ti 和 W 的元素、含这种元素作成分的合金、或这些元素的组合的合金的膜。在本实施例中, 形成厚 300nm 的 W 膜。W 膜可通过利用 W 作靶的溅射形成, 或可以通过利用六氟化钨 (WF_6) 的热 CVD 形成。

然后, 利用第二光掩模 (PM2), 光刻形成抗蚀掩模 112—117, 并进行第一腐蚀处理。在本实施例中, 通过 IPC 腐蚀系统, 利用 Cl_2 和 CF_4 作腐蚀气体, 并通过在 1Pa 压力下施加 $3.2\text{W}/\text{cm}^2$ (13.56MHz) 的 RF 电功率, 形成等离子体, 进行腐蚀。 $224\text{mW}/\text{cm}^2$ (13.56MHz) 的 RF 电功率加于基板 (样品台) 的一侧上。因此, 施加基本上为负的自偏电压。这些条件下, W 膜的腐蚀速率约为 100nm / 分钟。关于第一腐蚀工艺, 可以根据该腐蚀速率, 估计完全腐蚀 W 膜所需要的时间, 实际腐蚀时间设定为估计所需要时间的 120%。

利用第一腐蚀处理, 形成具有第一锥形的导电层 118—123。如图 17A 所示, 所形成的锥形部分的角度是 15—30 度。为在没有任何残留的情况下进行腐蚀, 可以通过

把腐蚀时间加长 10—20%进行过腐蚀。由于氮氧化硅膜（具有第一形状的栅绝缘膜 109）与 W 膜的选择率为 2—4（一般为 3），所以过腐蚀处理在氮氧化硅膜暴露的地方腐蚀表面约 20—50nm，靠近具有第一锥形的导电层的端部，形成具有为锥形的第二形状的栅绝缘膜 134。

- 5 然后，进行第一掺杂处理，在岛形半导体层中掺杂一种导电类型的杂质元素。这里，进行掺杂 n 型杂质的工艺。利用形成具有留下来的第一锥形的导电层的掩模 112—117，用具有第一锥形的导电层 118—123 作掩模，进行离子掺杂，以自对准方式掺杂 n 型杂质元素。为掺杂 n 型杂质元素，使之穿过栅极和栅绝缘膜的端部的锥形部分，到达底下的半导体层，剂量为 $1 \times 10^{13} - 5 \times 10^{14}$ 原子/cm³，加速电压为 80—160keV。
- 10 关于 n 型杂质元素，采用属于 XV 族的元素，一般是磷（P）或砷（As）这里，采用磷。通过这种离子掺杂，在第一杂质区 124、126、128、130 和 132，以 $1 \times 10^{20} - 1 \times 10^{21}$ 原子/cm³ 的浓度掺杂 n 型杂质元素。关于在锥形部分下形成的第二杂质区（A），以 $1 \times 10^{17} - 1 \times 10^{20}$ 原子/cm³ 的浓度，掺杂 n 型杂质元素，尽管这些区浓度不均匀。

- 该工艺中，在至少与具有第一锥形的导电层 125、127、129、131 和 133 的重叠
- 15 位置，第二杂质区（A）125、127、129、131 和 133 中所含 n 型杂质元素浓度的变化，反映了锥形部分的膜厚变化。即，第二杂质区（A）中掺杂的磷（P）浓度，从各导电层的端部向着与第一锥形的导电层重叠的区的内部逐渐降低。这是由于到达半导体层的磷（P）浓度，由于锥形部分的膜不同而改变的缘故。

- 然后，如图 17B 所示，进行第二腐蚀处理。该腐蚀处理也利用 ICP 腐蚀系统，利
- 20 用 Cl₂ 和 CF₄ 的混合气体作腐蚀气体，在 RF 电功率为 3.2W/cm²（13.56MHz），偏置功率为 45mW/cm²（13.56MHz），压力为 1Pa 压力的条件下进行。在这些条件下，形成具有第二锥形的导电层 140—145。锥形部分形成在导电层 140—145 的端部，锥形部分的形状是厚度从端部向着内部逐渐增大。与第一腐蚀处理相比，加于基板侧的偏置功率较小，所以各向同性腐蚀率因此变大，结果锥形部分的角度为 30—60 度。另
- 25 外，具有第二形状的栅绝缘膜 134 的表面腐蚀掉约 40nm，新形成第三形状的栅绝缘膜 170。

- 然后，用与第一掺杂处理相比降低的剂量和升高的加速电压，掺杂 n 型杂质。例如，用 70—120keV 的加速电压，和 1×10^{13} 原子/cm³ 的剂量，进行该掺杂，使与具有第二形状的导电层 140—145 重叠的区域中的杂质浓度为 $1 \times 10^{16} - 1 \times 10^{18}$ 原子/cm³。
- 30 以此方式，形成第二杂质区（B）146—149。

然后，分别将与所说一种导电类型相反导电类型的杂质区 156a-156c 和 157a—

157c, 形成岛状半导体层 104、106, 用于形成 P 沟道 TFT。这种情况下, 也用具有第二锥形的导电层 140 和 142 作掩模, 以自对准方式掺杂 P 型杂质元素, 形成杂质区。这里, 形成 N 沟道 TFT 的岛状半导体层 105、107 和 108 的全部, 通过利用第三光掩模 (PM3) 形成抗蚀掩模 151—153 而被覆盖。这里形成的杂质区 156 和 157 通过利用乙硼烷 (B_2H_6) 的离子掺杂形成, 使杂质区 156 和 157 中的 P 型杂质元素的浓度为以 $2 \times 10^{20} - 2 \times 10^{21}$ 原子/ cm^3 。

然而, 杂质区 156 和 157 可以被具体分成含 n 型杂质元素的三个区。第三杂质区 156a 和 157a 含浓度为 $1 \times 10^{20} - 1 \times 10^{21}$ 原子/ cm^3 的 n 型杂质元素, 第四杂质区 (A) 156b 和 157b 含有浓度为 $1 \times 10^{17} - 1 \times 10^{20}$ 原子/ cm^3 的 n 型杂质元素, 第四杂质区 (B) 156c 和 157c 含有浓度为 $1 \times 10^{16} - 5 \times 10^{18}$ 原子/ cm^3 的 n 型杂质元素。然而, 通过使杂质区 156b、156c、157b 和 157c 中的 P 型杂质元素的浓度为 1×10^{19} 原子/ cm^3 以上, 和通过使第三杂质区 156a 和 157a 的 P 型杂质元素的浓度为高至 1.5-3 倍, 由于第三杂质区用作 P 沟道 TFT 的源区或漏区, 所以不会引起任何麻烦。另外, 第四杂质区 (B) 156c 和 157c 的部分分别形成为与具有第二锥形的导电层 140 和 142 重叠。

此后, 如图 18A 所示, 在栅极和栅绝缘膜上, 形成第一层间绝缘膜 158。第一层间绝缘膜可以包括氧化硅膜、氮氧化硅膜、氮化硅膜或作为这些膜的组合的层叠膜。任何情况下, 第一层间绝缘膜 158 都为无机绝缘材料。第一层间绝缘膜 158 的厚度为 100—200nm。

然后, 进行激活各浓度的 n 型和 P 型掺杂杂质元素的工艺。该工艺利用炉退火的炉, 通过热退火处理。或者, 也可以采用激光退火或快速热退火 (RTA)。热退火在 400—700°C 一般为 500—600°C 的温度下、氧浓度为 1ppm 以下较好是 0.1ppm 以下的氮气氛中进行。本实施例中, 在 550°C 下热处理四小时。

激活工艺后, 改变气氛气体, 在 300—450°C 下, 在含 3—100% 氢的气氛中热处理 1—12 小时, 进行氢化岛状半导体层的工艺。关于另一氢化方法, 也可以采用等离子氢化 (利用等离子激发的氢)。

然后, 第二层间绝缘膜包括有机绝缘材料。通过以此方式形成由有机绝缘材料构成的第二层间绝缘膜, 令人满意地平面化表面。另外, 由于有机树脂材料一般具有低介电常数, 所以可以减小寄生电容。由于有机树脂材料还具有吸水性, 所以不适于作保护膜, 关于本实施例, 较好是有机树脂与形成为第一层间绝缘膜 158 的氧化硅膜、氮氧化硅膜、氮化硅膜等结合使用。

此后, 利用第四光掩模 (PM4), 形成预定图形的抗蚀掩模, 从而在各岛状半导

体层中形成到达各杂质区的接触孔，所述杂质区为源区或漏区。

然后，通过溅射或真空蒸发形成导电金属膜，并利用第五光掩模（PM5）形成抗蚀掩模图形，进行腐蚀，形成源线 160—164 和漏线 165—168。

然后，形成厚 80—120nm 的透明导电膜，通过利用第六光掩模（PM6）构图，形成像素电极（图 18B 所示的 180）。关于透明导电膜，氧化铟 / 氧化锌合金（ In_2O_3 — ZnO ）和氧化锌（ ZnO ）是合适的材料。另外，这里也可以采用为增强可见光的透明度和导电率而掺杂有镓的氧化锌（ $\text{ZnO}:\text{Ga}$ ）等。

以此方式，使用第六光掩模，可以完成其上具有驱动电路的 TFT 和像素部分的像素 TFT 的基板。在驱动电路中，形成第一 P 沟道 TFT 1100、第一 n 沟道 TFT 1101、第二 P 沟道 TFT 1102、第二 n 沟道 TFT 1103，而在像素部分形成像素 TFT 1104 和存储电容器 1105。为方便起见，这种基板称为有源矩阵基板。

在驱动电路的第一 P 沟道 TFT 1100 中，具有第二锥形的导电层用作栅极 220。岛状半导体层 104 构成为具有沟道形成区 206、用作源区或漏区的第三杂质区 207a、构成为不与栅极 220 重叠的 LDD 区的第四杂质区（A）207b 和构成为与栅极 220 重叠的 LDD 区的第四杂质区（B）207c。

在第一 n 沟道 TFT 1101 中，具有第二锥形的导电层用作栅极 221。岛状半导体层 105 构成为具有沟道形成区 208、用作源区或漏区的第一杂质区 209a、构成为不与栅极 221 重叠的 LDD 区的第二杂质区（A）209b 和构成为与栅极 221 重叠的 LDD 区的第二杂质区（B）209c。在沟道长度为 2—7 微米时，第二杂质区（B）209c 与栅极 221 的重叠部分的长度为 0.1-0.3 微米。该长度 L_{ov} 由栅极 221 的厚度和锥形部分的角度控制。通过在 n 沟道 TFT 中形成这种 LDD 区，靠近漏区产生的强电场会减小，可以防止热载流子产生，从而可以防止 TFT 退化。

在驱动电路的第二 P 沟道 TFT 1102 中，类似地，具有第二锥形的导电层用作栅极 222。岛状半导体层 106 构成为具有沟道形成区 210、用作源区或漏区的第三杂质区 211a、构成为不与栅极 222 重叠的 LDD 区的第四杂质区（A）211b 和构成为与栅极 222 重叠的 LDD 区的第四杂质区（B）211c。

在第二 N 沟道 TFT 1103 中，具有第二锥形的导电层用作栅极 223。岛状半导体层 107 构成为具有沟道形成区 212、用作源区或漏区的第一杂质区 213a、构成为不与栅极 223 重叠的 LDD 区的第二杂质区（A）213b 和构成为与栅极 223 重叠的 LDD 区的第二杂质区（B）213c。与第二 N 沟道 TFT 201 的情况类似，第二杂质区（B）213c 与栅极 223 的重叠部分的长度为 0.1-0.3 微米。

(实施例6)

在本实施例中，介绍利用根据实施例5得到有源矩阵基板制造液晶显示器件的方法。

根据实施例5得到图18B所示状态后，形成取向膜，并利用密封剂将之附着到固定基板上。注意，透光的固定基板1001上形成有对电极1002和取向膜1003。另外，
5 尽管图中示出，但两基板间的距离由分隔件和密封剂中所含衬片和填充物保持。另外，在两基板间注入液晶1004（图12）。

然后，如实施例2所介绍的，整个基板暴露于含卤素的氟化物的气体中，去除分离层100。在本实施例中，用氯的三氟化物（ ClF_3 ）作这种卤素的氟化物，氮气用作
10 稀释气体。关于氯的三氟化物和氮，流量可以是500sccm（ $8.35 \times 10^6 \text{m}^3/\text{s}$ ），反应压力可以是1—10 托（ 1.3×10^2 — $1.3 \times 10^3 \text{Pa}$ ）。处理温度可以是室温（一般为20—27℃）。

这种情况下，在不腐蚀塑料膜、玻璃基板、聚酰亚胺膜和氧化硅膜的同时，腐蚀硅膜。换言之，通过暴露于氯的三氟化物气体，分离层100被选择性腐蚀，最后完全被去除。

15 在本实施例中，分离层100从暴露的端部开始被逐渐腐蚀，在被完全去除时，第一基板101从底层膜102上分离下来。

然后，利用粘附层1107，将底层102附着到第二基板（塑料基板）1108上（图12）。在第二基板（塑料基板）1108的像素部分中，相对于每个像素电极，设置R、G和B色滤色器1106。另外，为屏蔽光，设置红色滤色器，使之与各TFT对准。注
20 意，图12所示像素部分由红色（R）像素构成。图13示出了绿色（G）或蓝色（B）像素情况下像素部分的例示剖面结构。红色滤色器1106a与TFT对准，绿（G）或蓝色（B）滤色器1106B与开口1109对准。

尽管图12、13和16—18中未示出端子部分，但可以与实施例2和3中介绍的端子部分的结构类似，端子部分通过形成到达分离层的接触孔和形成与希望的布线连接的
25 的电极来形成。

(实施例7)

关于实施例6中介绍的滤色器1106，图14中示出了在利用条形滤色器情况下应用本发明的例子。图14A是简单展示形成于基板1400上的像素部分1401、源线侧驱动电路1402和栅线侧驱动电路1403及滤色器1404和1405间设置关系的俯视图。利
30 用本发明，红色滤色器（R）1404a和1404b形成于作为外围电路的驱动电路1402和1403上，用于在达到平直（fulfilling leveling role）的同时防止TFT有源层的光退化。

另外，滤色器 (B) 1405b、滤色器 (R) 1405a 和滤色器 (G) 1405c 按条形重复排列于像素部分 1401 上。图 14B 示出了像素 (3×3 阵列) 的一部分的放大示图。对每个像素，形成保护像素 TFT 部分 1407 的滤色器 1405d，如图 14B 示。注意，这里图中未示出了源线、栅线和电极，但它们排列成与每个滤色器间的间隙重叠，所以不会泄
5 漏光。于是滤色器 1405d 充当黑掩模的角色，因此可以省略形成黑掩模所需要的步骤。另外，这里图中未示出连接像素电极和像素 TFT 的接触孔，但实际上滤色器形成在像素 TFT 和像素电极间的层中，因此在接触孔位置存在开口。

(实施例 8)

实施例 8 示出了与实施例 7 不同的滤色器设置的例子。

10 图 15A 是简单展示形成于基板 1500 上的像素部分 1501、源线侧驱动电路 1502 和栅线侧驱动电路 1503 及滤色器 1504 和 1505a—1505c 间排列关系的俯视图。利用本发明，在作为外围电路的驱动电路 1502 和 1503 上，形成红色滤色器 (R) 1504，可以在达到平直的同时防止 TFT 有源层的光退化。另外，滤色器 (B) 1505b 和滤色器 (G) 1505c 按矩阵形式排列于像素部分 1501 上，滤色器 (R) 1505c 形成为在嵌
15 在滤色器 1505b 和 1505c 间的间隙中。图 15B 示出了像素 (3×3 阵列) 的一部分的放大示图。用于保护像 TFT 部分 1507 的滤色器 1505a 彼此连接，如图 15B 所示。注意，这里图中未示出源线、栅线和电极，但它们排列成与每个滤色器间的间隙重叠，所以不会泄漏光。于是滤色器 1505d 充当黑掩模的角色，因此可以省略形成黑掩模所需要的步骤。另外，这里图中未示出连接像素电极和像素 TFT 的接触孔，但实际上滤
20 色器形成在像素 TFT 和像素电极间的层中，因此在接触孔位置存在开口。

(实施例 9)

下面将结合透视图 19 介绍利用实施 5-8 得到的这种有源矩阵液晶显示器件的构成。注意，图 19 中，与图 12、13 和 16—18 中相同的参考数字彼此相应。图 19 中，有源矩阵液晶显示器件包括形成于塑料基板 1108 上的像素部分 1204、扫描信号驱动
25 电路 1205、图像信号驱动电路 1206 和其它信号处理电路 1207。为像素部分 1204 提供像素 TFT 1104 和存储电容 1105。设置在像素部分外围的驱动电路包括 CMOS 电路作为基本电路。扫描信号驱动电路 1205 和图像信号驱动电路 1206 通过栅布线 224 和源布线 164 与像素 TFT 1104 相连。柔性印刷电路板 (FPC) 1208 与外部输入端子 1201 相连，用于输入图像信号等。它通过连接布线 1203 与各驱动电路相连。尽管图中未
30 示出，但滤色器设置在基板 1108 上。

(实施例 10)

图 1—4 中介绍了利用 EL 元件的电器件的例子。另外，本发明可用于 EC（电致变色）显示器件、场发射显示器（FED）或包括采用半导体的发光二极管的电子器件。

（实施例 11）

5 根据本发明形成的 CMOS 电路和像素部分可用于各种电子器件（有源矩阵型液晶显示器、有源矩阵型 EL 显示器或有源矩阵型 EC 显示器）。换言之，本发明可应用于具有这些电子器件作显示部分的所有电子设备。

以下给出的是这种类型的电子设备的例子：视频摄像机；数字摄像机；投影仪（背投型或正面型）；头戴式显示器（护目镜式显示器）；汽车导航系统；汽车立体声系统；个人电脑；便携式信息终端（例如移动计算机，便携式电话和电子笔记本）。图 10 21 和 22 示出了这些例子中的某些。

图 21A 是个人电脑，包括主体 2001；图像输入部分 2002；显示部分 2003；键盘 2004。本发明可应用于显示部分 2003。

图 21B 是视频摄像机，包括：主体 2101；显示部分 2102；视频输入部分 2103；操作开关 2104；电池 2105 和图像接收部分 2106。本发明可应于显示部分 2102。

15 图 21C 是移动计算机：包括主体 2201；摄像部分 2202；图像接收部分 2203；操作开关 2204 和显示部分 2205。本发明可应于显示部分 2205。

图 21D 是护目镜式显示器，包括：主体 2301；显示部分 2302；臂部分 2303。本发明可应用于显示部分 2302。

20 图 21E 是利用记录程序的记录介质（此后称这记录介质）的游戏机，包括：主体 2401；显示部分 2402；扬声器部分 2403；记载介质 2404；操作开关 2405。该装置采用 DVD（数字通用盘）、CD 等作记录介质，可用于音乐欣赏、电影欣赏、游戏和互联网。本发明可应用于显示部分 2402。

图 21F 是数字摄像机，包括主体 2501；显示部分 2502；寻像器 2503；操作开关 2504；图像接收部分（图中未示出），本发明可应于显示部分 2502。

25 图 22A 是便携式电话，包括：主体 2901；视频输出部分 2902；视频输入部分 2903；显示部分 2904；操作开关 2905；天线 2906。本发明可应用于视频输出部分 2902、视频输入部分 2903 和显示部分 2904。

图 22B 是便携式电子笔记本，包括主体 3001；显示部分 3002、3003；存储介质 3004；操作开关 3005；天线 3006。本发明可应用于显示部分 3002 和 3003。

30 图 22C 是显示器，包括主体 3101；支撑柱 3102 和显示部分 3103 等。本发明可应用于显示部分 3103。本发明的显示器适用于大屏幕，特别适用于对角线等于或大于

10 英寸（尤其是等于或大于 30 英寸）的显示器。

如上所述，本发明的应用范围非常广泛，本发明可应用于所有领域的电子设备。另外，实施例 1—10 中所示的电子设备的构成都可应用于实施例 11。

5 根据本发明，由于具有高于塑料的热阻的基板（元件形成基板）用于制造半导体器件的工艺，可以制造具有优异电特性的半导体元件。另外，由于在半导体元件和发光元件形成，并且附着到塑料支撑件上后，拆掉元件形成基板。

因此，可以采用塑料支撑件作支撑基板，制造高性能电子器件。另外，由于支撑基板是塑料，电子器件可以制造成具有柔性且重量轻。

10 另外，通过在其上设有半导体元件和发光元件的底层膜和塑料支撑件间提供滤色器，不仅可以实现彩色显示，而且滤色器可以用作光屏蔽膜，所以可以增强器件的可靠性。

说明书附图

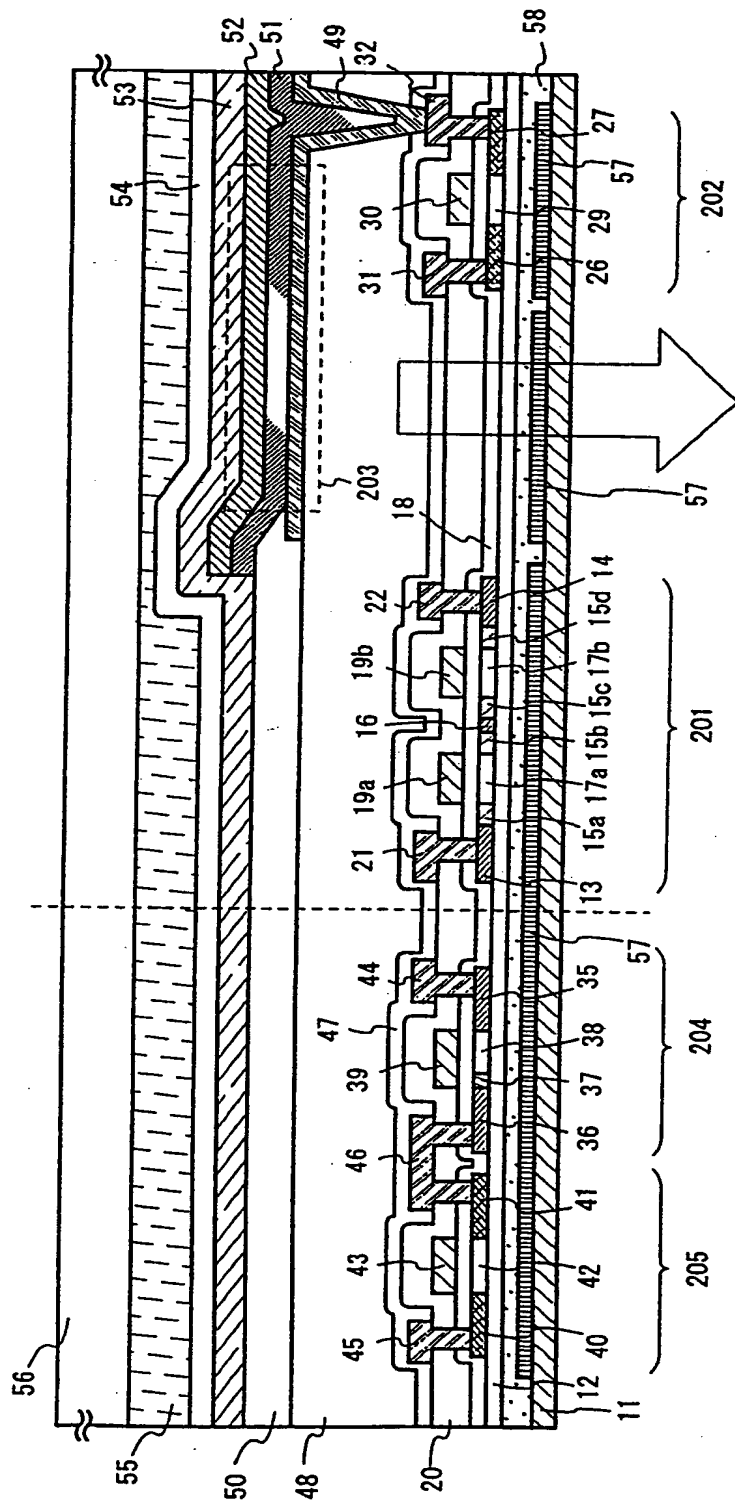


图 1

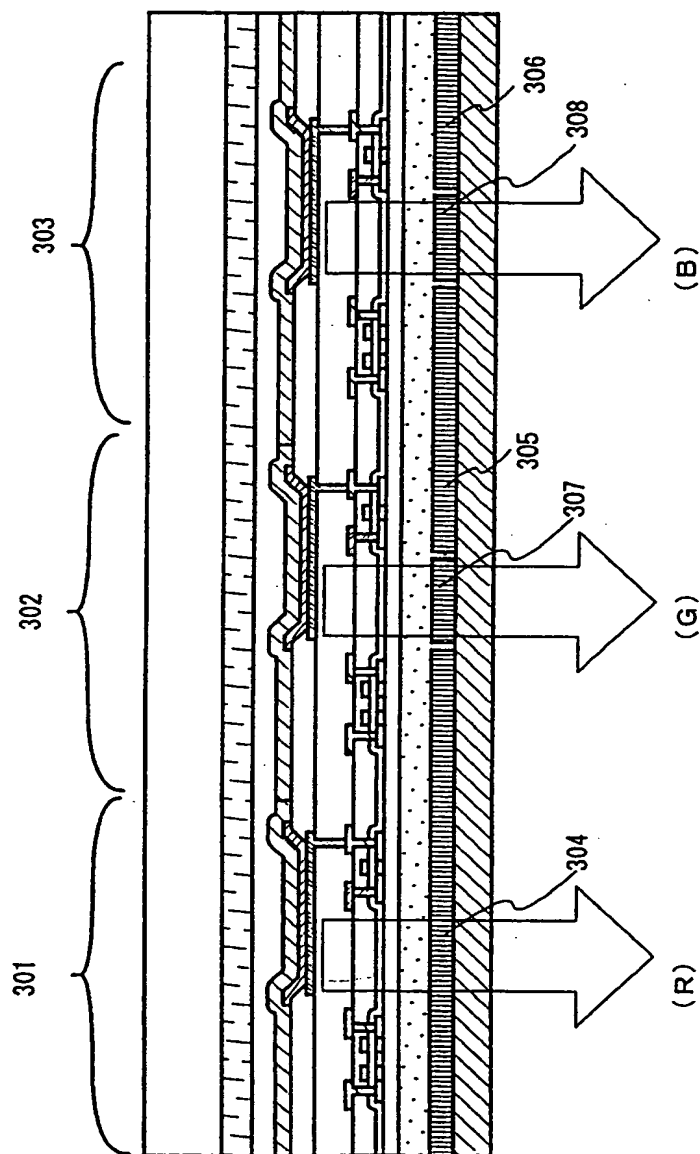


图 2

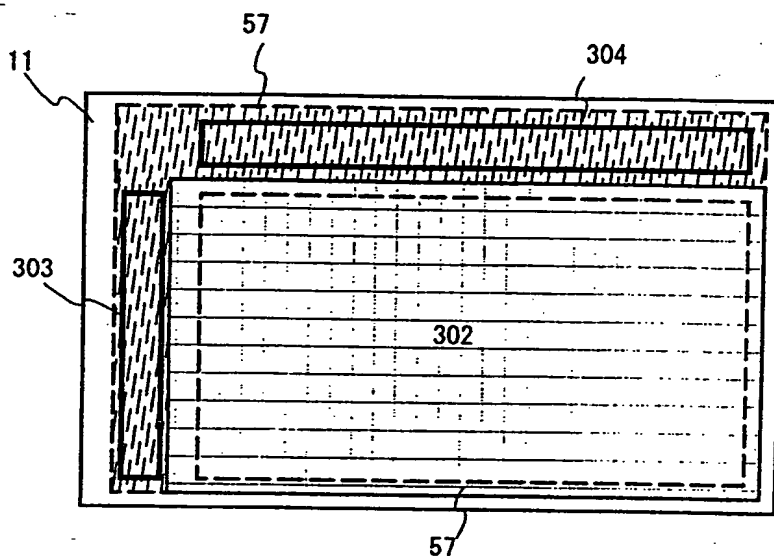
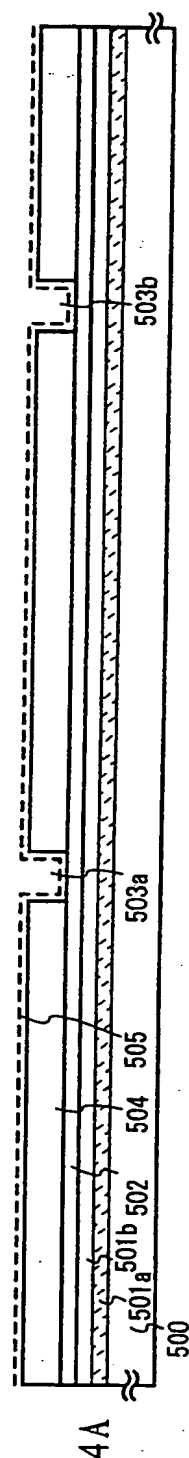
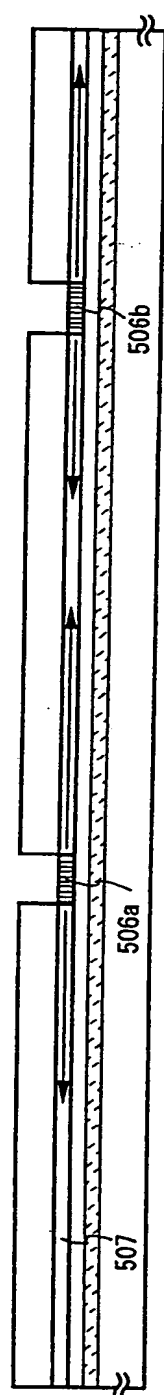


图 3



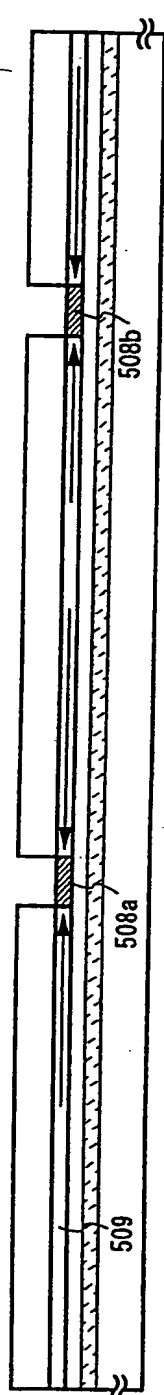
图

4A



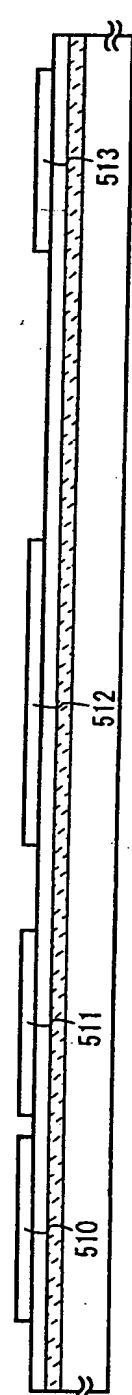
图

4B



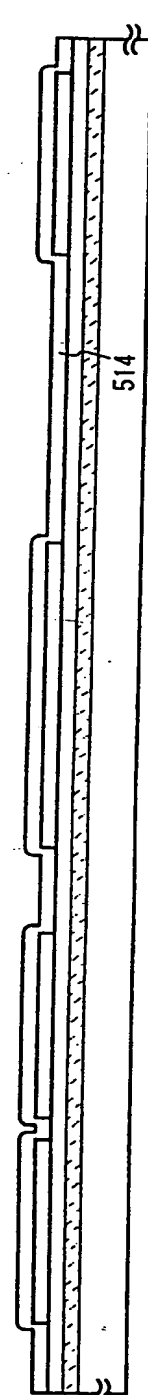
图

4C



图

4D



图

4E

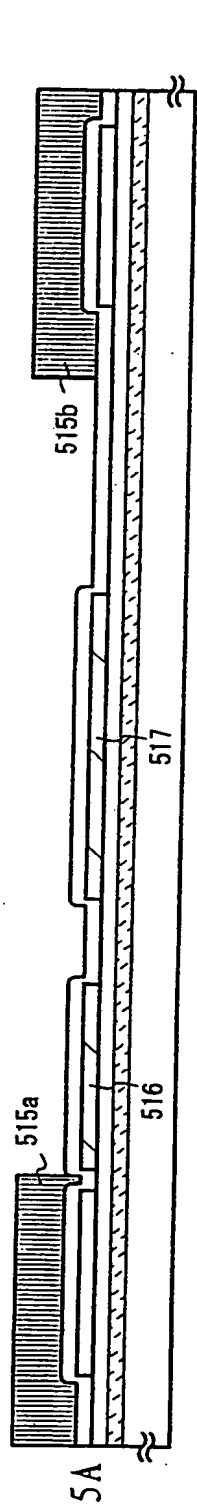


图 5A

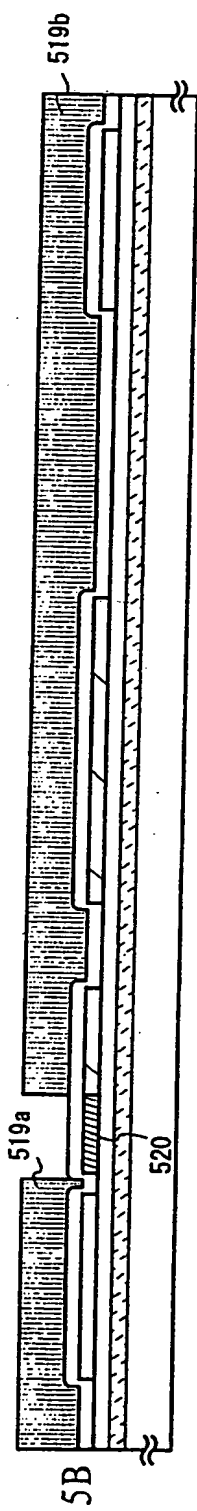


图 5B

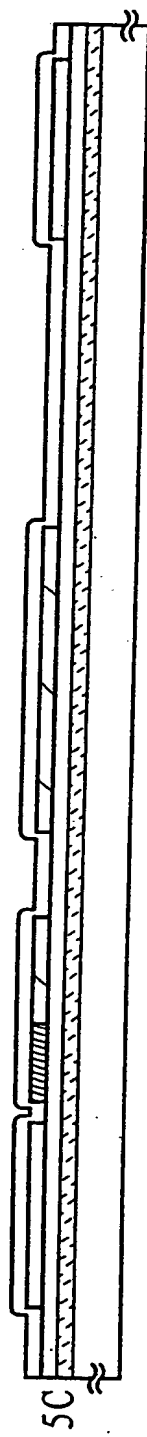


图 5C

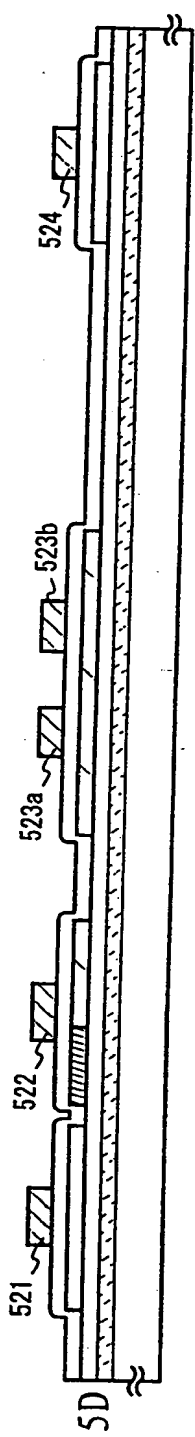
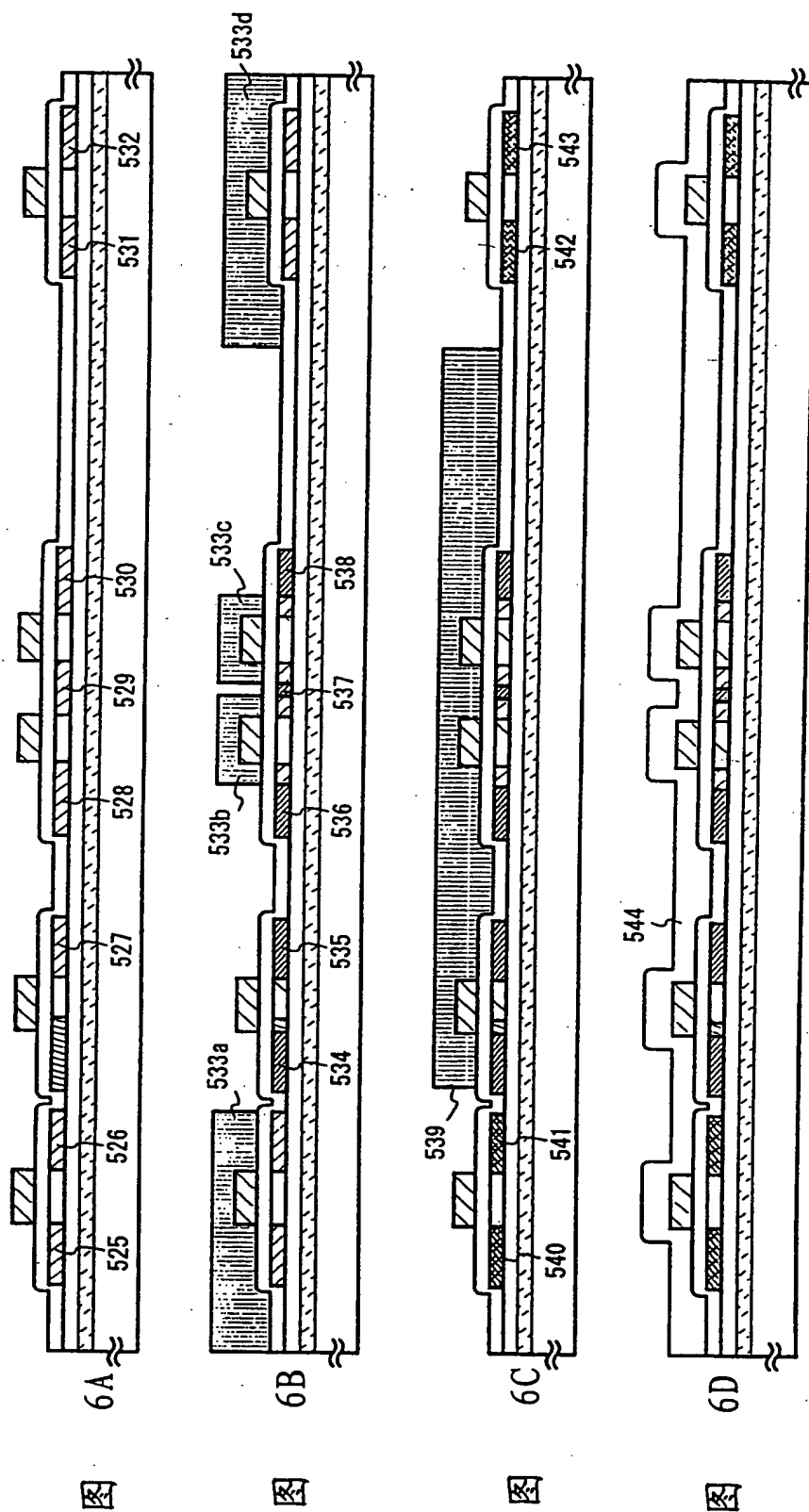
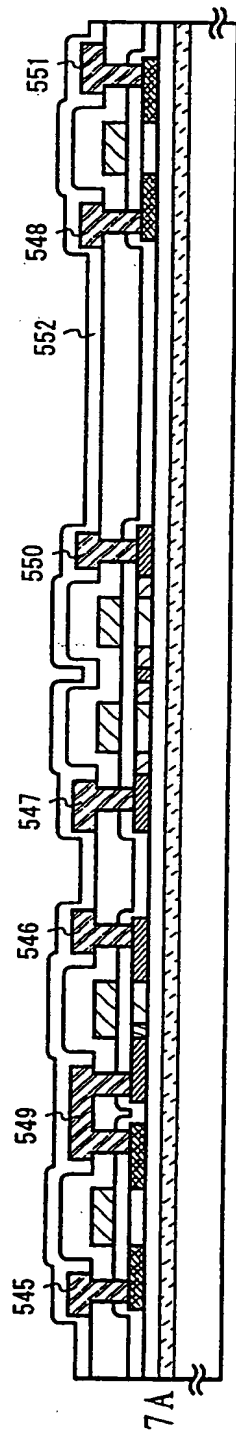


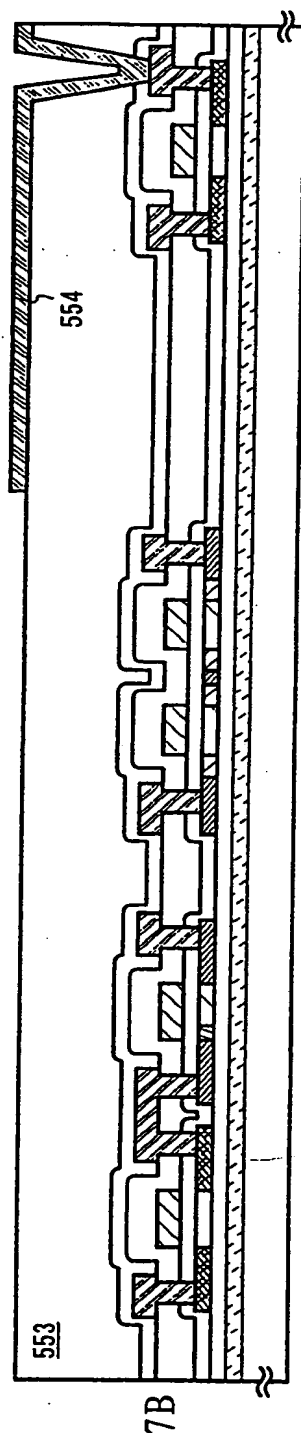
图 5D





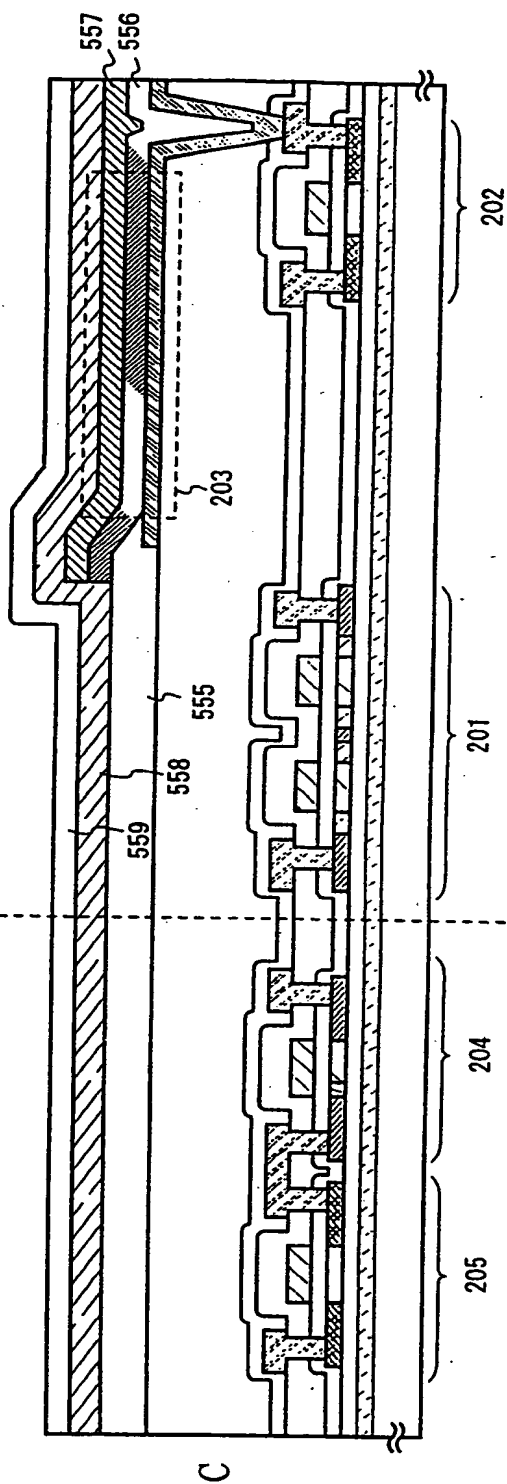
图

7A



图

7B



图

7C